

西安电子科技大学

硕士学位论文

升压式DC/DC变换器的研究与设计

姓名：成楠

申请学位级别：硕士

专业：微电子学与固体电子学

指导教师：吴玉广

20100101

摘要

本文设计了一款升压式 DC/DC 变换器，输入电压范围为 2.7V 到 5.5V，适用锂离子电池供电的便携式设备，可输出高达 18V 的稳定输出电压，负载电流最大达 200mA。电路采用电压控制型 PWM 方式调制，内建频率为 1.5MHz 的振荡器。采用同步整流技术提高系统效率。同时对升压型变换器的模型建立进行了研究，设计了过温关断、欠压锁定等保护电路来提高系统可靠性。

此升压式 DC/DC 变换器的子模块由带隙基准电压源、LDO 稳压器、误差放大器、PWM 比较器、钳位电路、振荡器、系统补偿电路等单元电路组成。电路基于 0.35um BCD6S 工艺，利用 Cadence Spectre 仿真工具进行系统仿真，仿真结果显示本文的设计切实可行，达到设计目标。

关键词：升压式 DC/DC 变换器 同步整流

Abstract

A boost DC/DC converter with an input supply voltage range from 2.7 volts to 5.5 volts has been designed in this paper, which could power by one cell Li-ion batteries, could deliver up to 200mA load current with a steady output voltage as high as 18 volts. The voltage controlled PWM modulation mode was used in the converter with a built-in 1.5MHz frequency oscillator. Synchronous rectification technology was used to improve system efficiency. Additional features include thermal shutdown protection and under voltage lockout protection, which enhance the reliability of the system.

This system contains many functional blocks, such as the bandgap reference, the LDO regulator, the amplifier, the clamp circuit, the PWM comparator, the oscillator and the compensation circuit. Under Cadence design environment, the simulation of the circuit and system is completed based on BCD6S process. These results of simulation indicate the circuit design according with the requirement.

Key word: Boost DC/DC Converter Synchronous Rectification

西安电子科技大学 学位论文独创性(或创新性)声明

秉承学校严谨的学风和优良的科学道德，本人声明所呈交的论文是我个人在导师指导下进行的研究工作及取得的研究成果。尽我所知，除了文中特别加以标注和致谢中所罗列的内容以外，论文中不包含其他人已经发表或撰写过的研究成果；也不包含为获得西安电子科技大学或其它教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中做了明确的说明并表示了谢意。

申请学位论文与资料若有不实之处，本人承担一切的法律责任。

本人签名：成梅

日期 2010.1.20

西安电子科技大学 关于论文使用授权的说明

本人完全了解西安电子科技大学有关保留和使用学位论文的规定，即：研究生在校攻读学位期间论文工作的知识产权单位属西安电子科技大学。学校有权保留送交论文的复印件，允许查阅和借阅论文；学校可以公布论文的全部或部分内容，可以允许采用影印、缩印或其它复制手段保存论文。同时本人保证，毕业后结合学位论文研究课题再撰写的文章一律署名单位为西安电子科技大学。

(保密的论文在解密后遵守此规定)

本学位论文属于保密，在___年解密后适用本授权书。

本人签名：成梅

日期 2010.1.20

导师签名：李军

日期 2010.1.22

第一章 绪论

电源是各种用电设备的动力装置，是电子工业的基础产品，开关电源一直是市场热点之一。本文首先简要介绍开关电源的发展状况，然后阐述 DC/DC 开关电源的分类、特点及发展趋势，最后介绍本论文的主要工作以及论文的架构。

1.1 开关电源简介

电源一般按习惯可以分为线性稳压电源(LDO)和开关稳压电源。开关电源就是利用现代电力电子技术与微电子技术，控制半导体功率开关器件开通和关断的时间比率，维持稳定输出电压的一种电源。它代表着稳压电源的发展方向，现已成为 DC/DC 稳压电源的主流产品。它通过用电子线路组成开关式（方波）电路来达到对电能的转换。开关电源内部关键元器件工作在高频开关状态，本身消耗的能量很低，电源效率可达 80%以上，比普通线性稳压电源提高近一倍。

开关电源的发展经历了几个时期：电子管稳压电源时期(1950 年代)、晶体管稳压电源时期(1960 年代-1970 年代中期)、低性能稳压电源时期(1970 年代-1980 年代末期)、高性能的开关稳压电源时期(1990 年代~至今)。由于开关电源功耗小、效率高(可高达 70%-95%)、体积小、重量轻、稳压范围宽、滤波效率高、不需要大容量滤波电容等优点，而线性电源效率低(一般低于 50%)，并且电压转换形式单一(只有降压)等缺点，如今开关电源已逐渐取代线性电源。当然线性电源因为其低噪声、纹波小的优点，在一些电子测量仪器、代线性电源 AD/DA 和取样保持电路中，线性电源仍然无法被开关电源取代^[1]。

开关稳压电源与线性稳压电源相比，其优点是小型、轻量、效率高。它的这种优点适应电子设备的轻、薄、短、小与节能的要求，其应用范围迅速扩大。目前它已成为国际上开发中、小功率开关电源、精密开关电源及电源模块的优选。驱动集成电源市场蓬勃发展的主要原因有两个：首先是在提高性能的基础上，所有电子设备中使用的硅组件正不断增加；其次是消费性电子产品大量数字化的结果，需要更多高性能的电源组件来支持日趋复杂的功能。

1.2 开关电源的市场前景

这几年通信行业的发展，特别是以开关电源技术为核心的通信开关电源，仅国内就有 20 多亿人民币的市场需求，吸引了国内外一大批科研人员对其进行开发研究。目前，国内开关电源自主研发及生产厂家有 300 多家，形成规模的有十多家，国产开关电源已经占据了相当市场，一些大公司如中兴通讯自主开发的电源系列产品已经获得广泛认同，在电源市场竞争中颇具优势，并有少量开始出口。但是，目前国内电源整机厂家所用的电源管理芯片均由国外公司提供，不仅大部分利润被国外厂商剥夺，而且技术上受制于人，很难实现大的突破，这对我国的经济发展和国防建设都非常不利。所以，开发具有自主知识产权的电源管理芯片已是形势所迫。

1.3 论文主要内容及章节安排

论文主要内容：本文的研究课题是升压式 DC/DC 变换器的研究与设计。设计采用电压型脉宽调制方式。输入电压范围为 2.7V 到 5.5V，输出电压稳定在 18V。输出最大负载电流可达 200mA。本文的内容包括了升压变换器的拓扑分析，电压控制型变换器模型的建立，电路各个子模块的原理与设计 and 仿真结果以及整体电路的设计和仿真。整个系统包含了带隙基准电压模块，LDO 稳压器、振荡器、PWM 比较器、误差放大器、输出钳位电路、驱动电路和电压控制型升压变换器的模型，以及系统补偿网络、欠压保护和过温保护电路。文中设计基于 0.35um 的 BCD6S 工艺，利用 Cadence 软件对电路进行了设计和仿真验证，调整子电路的结构和参数，使其满足设计要求。

本文分为六章，第一章简单介绍开关电源及其市场前景。第二章介绍 DC/DC 变换器的拓扑结构，工作原理和调制方式。第三章利用基于状态空间平均法的 MISSCO 方法对升压式 DC/DC 变换器进行建模。第四章提出系统设计指标并给出电路正向设计思路。第五章对电路各个子模块进行设计和仿真并给出系统整体真结果。第六章对前文工作进行总结和展望。

第二章 DC/DC 变换器原理分析

开关电源 DC/DC 变换器是将一种直流电压变换成另一种固定的或者可调的直流电压,也称为直流-直流变换器,它利用无源元件电感和电容的能量储存特性,从输入电压获得能量,暂时把能量以磁场的形式存储在电感中,或者以电场的形式存储在电容之中,然后将其变换到负载,实现 DC/DC 变换。

便携式电子产品通常需要多种电压,但是这些产品只能由一组电池供电,因此所需要的各种直流电压必须通过 DC/DC 变换器供给。根据输入电路与输出电路的关系,DC/DC 变换器可分为几种类型,降压型 (Bulk),升压型 (Boost) 和升压-降压型 (Boost-Bulk) 和反相型 (Cuk) DC/DC 变换器。下面分别介绍这几种变换器的工作原理。

2.1 Boost 型 DC/DC 变换器

下图是 Boost 型 DC/DC 变换器拓扑结构,SW 是受控制电路决定的周期性导通的开关, L 为升压电感, D 为续流二极管, C 为滤波电容。

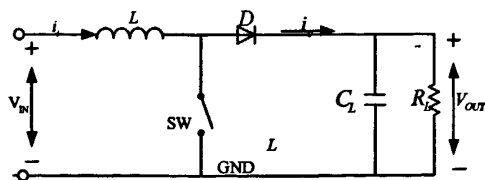


图 2.1 Boost 变换器拓扑结构

开关导通时,输入电压加载在储能电感的两端,能量被储存在电感中而不传递给输出端,根据电感方程,有:

$$V_{IN} = L \frac{dI_L}{dt} \quad (2-1)$$

由此可以推出:

$$I_L = \frac{1}{L} \int V_{IN} dt \quad (2-2)$$

设输入电压 V_{IN} 保持不变,则有:

$$I_L = \frac{V_{IN}}{L}t + I_{L\min} \quad (2-3)$$

其中 $I_{L\min}$ 为开关 SW 导通前流过电感 L 的电流, 由此可以看出, 开关导通后, 电感上的电流线性上升, 开关上的电流也呈线性上升, 在 $t=t_{on}$ 时刻, 当开关导通的状态终止时, 电感电流达到最大值:

$$I_{L\max} = \frac{V_{IN}}{L}t_{on} + I_{L\min} \quad (2-4)$$

开关断开时, 电感电压反向, 该电压和电源电压叠加后, 通过二极管 D 和负载电容 C 加载到负载两端, 电感储存的能量通过二极管传递给输出端, 同时直流源也给负载提供能量。则有:

$$V_O - V_{IN} = L \frac{dI_L}{dt} \quad (2-5)$$

在 t_1 时刻, 流过电感 L 的电流为:

$$I_L = I_{L\max} - \frac{V_O - V_{IN}}{L}(t - t_1) \quad (2-6)$$

当 $t-t_1=t_{off}$ 时, 流过电感的电流最小, 其值为:

$$I_{L\min} = I_{L\max} - \frac{V_O - V_{IN}}{L}t_{off} \quad (2-7)$$

将 $I_{L\min}$ 的表达式带入 $I_{L\max}$ 的表达式中, 得:

$$I_{L\max} = \frac{V_{IN}}{L}t_{on} + I_{L\max} - \frac{V_O - V_{IN}}{L}t_{off} \quad (2-8)$$

该式经整理后可得:

$$V_O = \frac{t_{on} + t_{off}}{t_{off}} V_{IN} = \left(1 + \frac{t_{on}}{t_{off}}\right) V_{IN} \quad (2-9)$$

由上式可以看出, 该电路的输出电压 V_O 高于输入电压 V_{IN} , 所以将其称为升压型 DC/DC 变换器。工作过程中, 开关的导通时间 t_{on} 或关断时间 t_{off} 都可以改变变换器的输出电压。

2.2 Boost 型变换器的导通工作模式

在稳态工作过程中, 转换电路存在着滤波电感连续导通模式 CCM(Continual-Conduction-Mode)和非连续导通模式 DCM(Discontinual-Conduction-Mode)两种工

作模式。若稳定状态下每个周期中电感电流都回到零，称为非连续导通模式(DCM)，若电流回到某一非零值，称为连续导通模式(CCM)^[4]。CCM 是功率变换中最常见的工作模式。下面讨论 Boost 型变换器的两种工作模式。

2.2.1 Boost 型变换器的连续导通模式

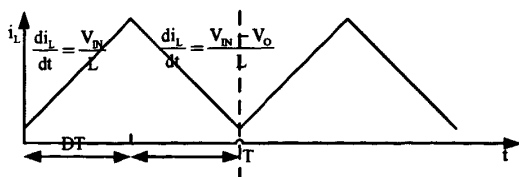


图 2.2 Boost 变换器连续模式电感电流波形图

定义变换器的占空比为开关管导通的时间 T_{ON} 和工作周期 T 之比：

$$D = \frac{T_{ON}}{T} \quad (2-10)$$

开关电源工作在 CCM 模式下时，一个周期内，开关管导通时间为 DT ，电感电流 I_L 的净增加量：

$$\Delta I_{ON} = \frac{V_{IN}}{L} T_{ON} = \frac{V_{IN}}{L} DT \quad (2-11)$$

电感储存能量：

$$E = \frac{1}{2} L (\Delta I)^2 = \frac{1}{2} \frac{V_{IN}^2 T_{ON}^2}{L} \quad (2-12)$$

该阶段输出负载电流由输出电容提供，由于开关频率足够的大，周期很短，可以认为输出电压 V_O 仅产生一个很小的降低，称为输出电压纹波，它相对输出电压的值可以忽略，认为负载仍获得均匀的输出电流，为使输出电压纹波尽可能的小，输出电容必须足够的大。

开关断开的时间为 $(1-D)T$ ，电感电流的下降量为：

$$\Delta I_{OFF} = \frac{V_{IN} - V_O}{L} T_{OFF} = \frac{V_{IN} - V_O}{L} (1-D)T \quad (2-13)$$

在稳态下， ΔI_{ON} 必须等于 ΔI_{OFF} ，则电路能够以稳定的能量包的形式向负载传输能量，则有 Boost 型变换器的输入输出与占空比之间的关系：

$$V_o = \frac{V_{IN}}{1-D} \quad (2-14)$$

输出纹波电压 ΔV_o :

$$\Delta V_o = \frac{I_o DT}{C_L} = \frac{V_o D}{RCf} \quad (2-15)$$

其中 I_o 是输出电流, R 是负载电阻。 f 是开关工作频率。根据纹波电压的指标可以选择适用的电容值。

定义电压纹波系数:

$$\gamma = \frac{\Delta V_o}{V_o} = \frac{D}{RCf} \quad (2-16)$$

由上式可知: 要减小输出电压纹波, 可以通过提高开关频率或者增大输出电容等方法。电感只是作为储能元件, 而非非输出滤波器组成部分, 因此升压变换器的输出纹波一般大于降压变换器的纹波。

2.2.2 Boost 型变换器的非连续导通模式

在电感足够小或者输出电流 I_o 低于一定值时, 变换器有可能进入非连续导通模式下工作, 其开关导通时工作过程基本没有变化。开关断开时, 电感电流如图 2.3 所示的分成了两个阶段:

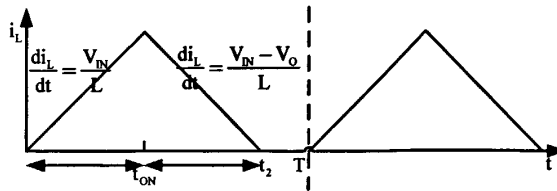


图 2.3 非连续导通时刻电感电流图

如图 2.3, 它分为 $t_{ON} < t < t_2$ 和 $t_2 < t < T$ 两种情况 (t_2 为电感电流为零的时刻)。在 $0 < t \leq t_{ON}$ 和 $t_{ON} < t \leq t_2$ 期间, 电感平均电压分别为 V_{IN} 和 $V_o - V_{IN}$, 定义 $t_{ON} = DT$, $D_2 = (t_2 - t_{ON})/T$, 则有:

$$V_{IN}D - (V_o - V_{IN})D_2 = 0 \quad (2-17)$$

平均输出电流:

$$I_o = \frac{1}{T} \int_{t_{ON}}^{t_2} I_L dt = \frac{I_L(t_2 - t_{ON})}{T} \quad (2-18)$$

平均输入电流等于平均电感电流:

$$I_L = \frac{V_{IN} D}{2Lf} \quad (2-19)$$

联立上述三式求解可得:

$$\frac{V_o}{V_{IN}} = \frac{1 + \sqrt{1 + 4DL_c / (1-D)^2}}{2} \quad (2-20)$$

其中, L_c 为保持变换器处于 CCM/DCM 边缘的临界电感, 这同时也是 CCM 和 DCM 的边界条件。

$$L_c = \frac{R_L D (1-D)^2}{2f} \quad (2-21)$$

通过上式可以在选择外围器件中慎重的选择电感使得变换器工作在连续导通状态。

2.3 Buck 型 DC/DC 变换器

下图为 Buck 型 DC/DC 变换器结构示意图。SW 是受控制电路决定的周期性导通的开关, L 和 C 分别为电感和滤波电容, D 为整流二极管。

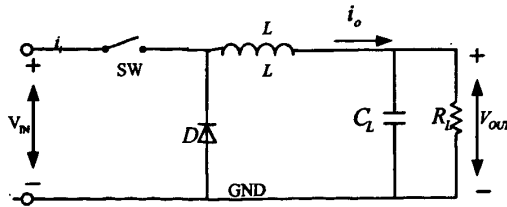


图 2.4 Buck 型变换器拓扑结构

与前文中对 Boost 变换器的讨论相类似, 根据稳态时电感电流的净增加量和净减少量要相等, 得到 Buck 型变换器输入输出关系:

在电感电流连续的条件下:

$$V_{OUT} = DV_{IN} \quad (2-22)$$

在电感电流不连续的条件下:

$$V_{\text{OUT}} = \frac{D}{D+D_2} V_{\text{IN}} \quad (2-23)$$

其中, 其中 D 为开关 SW 的导通占空比; D_2 为二极管的导通占空比。

2.4 Buck-Boost 型变换器

Buck-Boost 变换器是降压-升压混合电路, 其输出电压可以小于输入电压, 也可以大于输入电压, 且输出电压极性与输入电压相反。图 2.5 为 Buck-Boost 电路的拓扑结构。

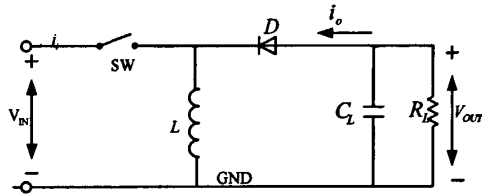


图2.5 Buck-Boost变换器拓扑结构

在电感电流连续的条件下, 得到:

$$V_{\text{OUT}} = -\frac{D}{1-D} V_{\text{IN}} \quad (2-24)$$

在电感电流不连续的条件下, 得到:

$$V_{\text{OUT}} = -\frac{D}{D_2} V_{\text{IN}} \quad (2-25)$$

其中 D 为开关 SW 的导通占空比, D_2 为二极管的导通占空比。由上式可知, 当 $D < 0.5$ 时, Buck-Boost 电路是降压电路; 当 $D > 0.5$ 时, Buck-Boost 电路是升压电路。

2.5 Cuk 型变换器

Cuk 变换器其实是由 Boost 和 Buck 两种变换器组合而成。下图所示是一个 Cuk 变换器。它可以拆分成上面两种电路。Cuk 型电路的最大优点是工作在连续工作模式下时, 它的 Boost 部分提供一个非常平滑的输入电流。Buck 部分提供平滑的输出电流。

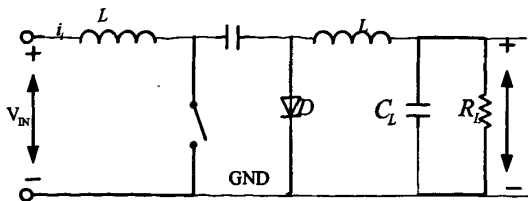


图 2.6 Cuk 变换器拓扑结构

与前文讨论类似，在电感电流连续的条件下，得到：

$$V_{\text{OUT}} = -\frac{D}{1-D} V_{\text{IN}} \quad (2-26)$$

在电感电流不连续的条件下，则有：

$$V_{\text{OUT}} = -\frac{D}{D_2} V_{\text{IN}} \quad (2-27)$$

由上式可知，当 $D < 0.5$ 时，Cuk 电路是降压电路；当 $D > 0.5$ 时，Cuk 电路是升压电路。Buck-Boost 电路和 Cuk 电路都是升降压型混合电路，故有很多共同特性，不同之处是 Cuk 电路借助电容来传输能量，而 Buck-Boost 电路借助电感来传输能量。

2.6 DC /DC 变换器的调制方式

开关电源中，控制电路的主要功能是为开关管提供时间或比率可调的驱动脉冲，从而达到稳定的输出电压的目的。目前出现的有时间和比率调节的方式。调节方式有四种^[2]：脉冲宽度调制(Pulse-Width Modulation, PWM)，脉冲频率调制(Pulse-Frequency Modulation, PFM)，调宽调频(PWM-PFM)和跨周期调制(Pulse Skip Modulation, PSM)。

2.6.1 PWM 工作方式

PWM 工作方式是指保持工作频率恒定，通过改变功率开关管的导通时间或者截止时间来改变占空比的一种调制方式，是目前功率变换器中应用最为广泛的一种控制方式^[3]。

工作原理：首先对被控输出电压进行检测，得到反馈电压，将其加至运放的反相输入端，另一个精确的基准参考电压加至运放的同相输入端。反馈电压与基

准电压比较后输出直流误差电压，加至 PWM 比较器的同相输入端，另一个固定频率的振荡器产生锯齿波信号加至比较器的反相输入端，二者经过 PWM 比较器，输出一方波信号，此方波信号的占空比随着误差电压变化而变化，实现脉宽调制。

PWM 控制的实质就是在输入电压，内部参数及外接负载变化的情况下，控制电路通过被控制信号与基准信号的差值进行闭环反馈，调节主电路开关管的导通时间(即脉冲宽度)，保持脉冲的周期不变来达到稳定输出电压的目的^[5]。PWM 反馈控制分为电压控制和电流控制。

2.6.2 PFM 工作方式

PFM 是保持方波宽度不变，调节开关管的截止时间，通过改变脉冲频率来稳定输出电压。其特点是：输出取样值控制频率控制器，占空比变化范围大，效率高，功耗低，输出电压的可调范围比 PWM 方式大。并且在负载变化范围大的情况下，可得到较高的效率。但是，滤波电感为了能适应较宽的频段，其体积和重量必定也要增大。

工作原理：取自输出端的反馈电压加在误差放大器的反相输入端，另一个精确的基准电压加在误差放大器的同相输入端，二者之间的压差被放大后去控制可变频率控制器。可变频率控制器是一个压控频率变换器，提高输入电压就能提高输出脉冲的频率。输出电压的改变就是通过调整开关频率得到调整的。

PFM 控制的实质就是在轻负载的情况下，变换器只有比较稀的脉冲群，在脉冲群与脉冲群之间两个基本点功率管都关断，电路空闲不工作，电感电流为零。在这个过程中，输出电容为负载提供电流。当输出电容放电，使得电压低于基准电压时，变换器重新工作，再产生一些脉冲群，使得输出电容被充电。显然，电路中与负载无关的损耗减小，随着负载电流的减小，空闲时间增加。

2.6.3 PSM 调制模式

PSM 是通过改变有效工作频率来改变输出功率的控制方式。其开关损耗与输出功率成正比，效率几乎与负载无关。

工作原理：控制器对输出电压进行检测，如果在一个时钟周期内输出的电压低于额定值，则这个周期内开关管导通。否则开关管截止。这样就可以使得输

输出电压稳定在额定值左右。PSM 通过控制开关管在一个周期内是否导通来调节输出功率。在达到稳定后，开关管的平均工作频率，即有效频率由负载决定。如果负载足够大，开关管将在每个周期内导通，此时有效频率达到最大工作频率 $f_{MAX} = 1/T$ 。在一般情况下，开关管只在部分周期内导通，此时有效频率 f_C 将小于 f_{MAX} 。

考虑到 PWM 调制方式控制电路简单，灵活，动态响应比较好，文中设计采用 PWM 调制方式。

2.7 PWM 调制的两种控制模式

在 DC/DC 变换器中，通常用反馈回路来控制输出电压，根据采样的变量的不同，分为电压控制和电流控制。考虑到电压型控制只有一个控制环路，设计分析比较简单，并且电路体积较小，振荡器产生的幅值比较大，抗干扰能力比较强，文中设计采用电压型方式进行控制^[6]。下面重点介绍电压控制型调制方式的原理。

2.7.1 电压控制

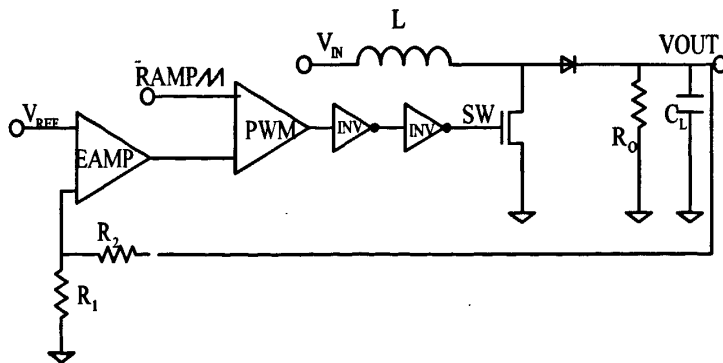


图 2.7 电压控制原理图

电压控制的原理图如图 2.7 所示，输出电压 V_O 经过采样电阻的分压后输入到误差放大器的反相端，误差放大器同相端为带隙基准提供的基准电压 V_{ref} ，二者经误差放大器放大输出的直流电平 V_E 作为 PWM 比较器的门限，与振荡器产生的固定频率的锯齿波比较，输出一方波，经过驱动电路后驱动功率开关管。输出电压下

降时, 反馈电压下降, 误差放大电压增大, 比较器门限增大, 开关导通时间越长, 从而保证电感储存足够的能量, 维持负载电压的稳定。由以上分析可知:

$$V_E = A(V_{ref} - V_{FB}) \quad (2-28)$$

$$V_{FB} = \beta V_O \quad (2-29)$$

$$V_O = V_{ref} \frac{A}{1 + A\beta} \quad (2-30)$$

其中 A 为误差放大器的增益, β 为反馈系数, 如果 $A\beta \gg 1$, 输出电压 $V_O = V_{ref} \frac{1}{\beta}$,

则此时 V_O 是一个与输入电压 V_{IN} , 负载电流 I_L 无关的调制电压。

由分析可知, 电压反馈控制只响应输出负载电压的变化, 当负载电流或者输入电压变化时, 必须等到负载电压发生变化时才能够响应。同时因为 DC/DC 变换器的电流经电感使得滤波电容上的电压信号对电流信号产生 90 度的相位延迟, 这种延迟经常为一个或者多个周期。由于输出的 LC 滤波给回路增加了两个极点, 对环路稳定性造成不良影响, 通过设计合理的补偿网络可以抵消这两个极点的影响, 使系统达到稳定。

电压控制模式的优点有:

- (1) PWM 三角波幅值较大, 脉冲宽度调节时具有较好的抗噪声裕量;
- (2) 占空比调节不受限制;
- (3) 对于多路输出电源, 他们之间的交互调节效应较好;
- (4) 单一反馈电压闭环设计, 调试比较容易;
- (5) 对输出负载的变化有较好的响应调节。

缺点有:

- (1) 对输入电压的变化动态响应较慢;
- (2) 补偿网路设计本来就较为复杂, 闭环增益随输入电压而变化更为复杂;
- (3) 输出 LC 滤波器给控制环增加了双极点, 在补偿误差放大器时, 需要将主极点低频衰减, 或者增加一个零点进行补偿。

2.7.2 电流型控制方法

第三章 DC/DC 变换器的建模方法概述

3.1 MISSCO 的引入

DC/DC 变换器是一个线性与非线性结合的负反馈系统,如何判定它的稳定性成为问题,由于开关频率很高,一次仿真需要花费很长的时间,通过一次次仿真进行尝试补偿显然不可取,而且变换器的频域特性至关重要,并不能直接从仿真结果中得到,所以有必要对变换器的低频工作特性进行建模,从而更好的了解系统的动态和静态特性。为补偿网络和误差放大器的设计打下基础^[7]。

目前对 DC/DC 变换器系统建模的方法很多,一个广为人知的方法就是 S.Cuk 和 R.D.Middlebrook 提出的状态空间平均法^[8]。文中的建模方法是在基于状态空间平均法基础上,加入了一些特定的假设将电路结构进一步简化,从而建立合适的电路模型。

首先引入 MISSCO 的概念,即 Minimum Separable Switching Configuration,此处定义为满足如下两个条件的电路结构:

- (1) 可以从变换器电路中分离并且用低频等效电路来取代;
- (2) 包含了变换器中全部的开关元件,尽量少含变换器中其他的电路元件。

一旦变换器中的 MISSCO 模块被定义,恒流源和恒压源就可以连接在 MISSCO 的端口来等效开关部分对电路的响应。

3.2 Boost 变换器低频模型的建立

利用上述方法对文中论述的 Boost 变换器建立模型。在设计中通过选取合适的电感值可以避免变换器进入非连续工作模式,此处建模时将非连续模式考虑在内主要为了模型的可扩展性,首先考虑连续模式下变换器的工作特点,电感被等效为恒流源,MISSCO 模块只含开关。

3.2.1 连续模式下的变换器工作特点

参考图 3.1 中的两幅图,分别代表了连续模式下开关打开和关闭时的等效

MISSCO 部分。在 $0 < t < DT$ 时刻开关导通，在 $DT < t < T$ 时刻开关关断，

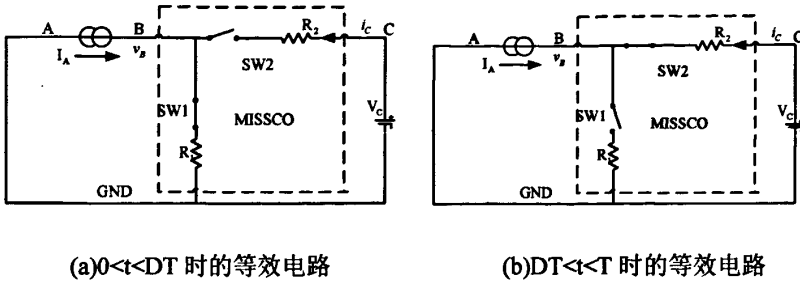


图 3.1 连续模式下 Boost 变换器 MISSCO 的定义。

如果直流源 I_A 和 V_C 已经确定， i_C 和 v_B 作为它们的响应，其平均值可以表示为：

$$i_{CAVE} = I_C = \frac{1}{T} \int_{DT}^T (-I_A) dt = -(1-D)I_A \quad (3-1)$$

i_{CAVE} 代表 i_C 的平均值。

$$v_{BAVE} = \frac{1}{T} \left[\int_0^{DT} I_A R_1 dt + \int_{DT}^T (v_C - R_2 i_C) dt \right] = I_A R + (1-D)V_C \quad (3-2)$$

其中： $R = DR_1 + (1-D)R_2$ ， v_{BAVE} 代表 v_B 的平均值。

将这两部分结合起来，可以得到 Boost 变换器在连续模式下的低频等效模型，如下图所示。

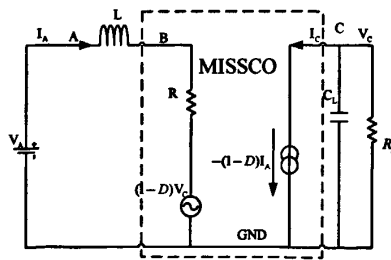


图 3.2 连续模式下的 Boost 变换器低频模型

从这个模型可以推出：

$$I_A(s) = \frac{V_A(s) - (1-D)V_C(s)}{sL + R} \quad (3-3)$$

也可以写作：

$$I_C(s) = -(1-D)I_A(s) = (1-D)^2 \frac{V_C(s) - \frac{V_A(s)}{1-D}}{sL + R} \quad (3-4)$$

3.2.2 非连续模式下变换器的工作特点

假设变换器工作在非连续模式下，如果此时 L 还被等效为恒流源则会在 $(D+D_2)T < t < T$ 时间内在 B 点产生无穷大的电压，所以这时的 L 被等效为 MISSCO 内部的一部分。三种工作状态下 MISSCO 如下图所示：

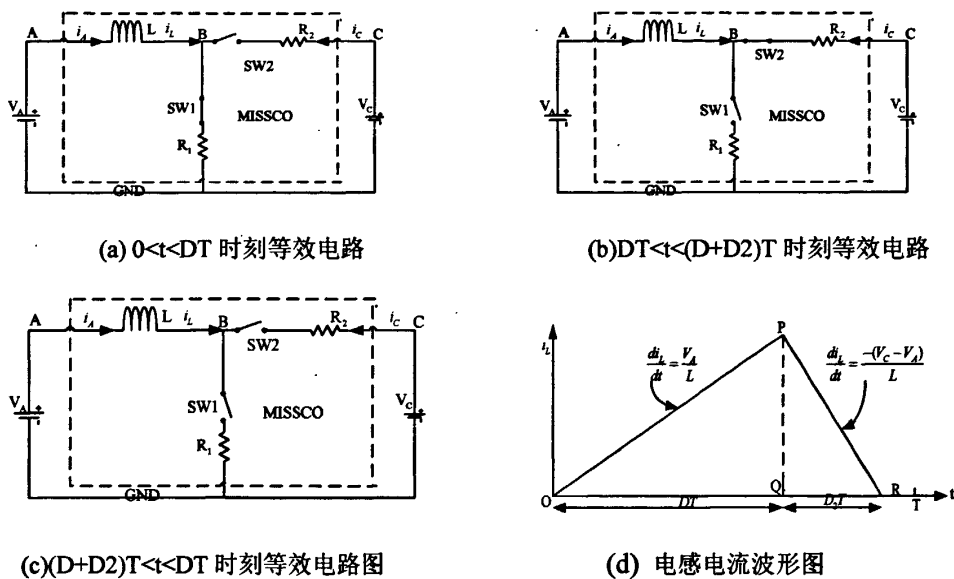


图 3.3 Boost 变换器非连续模式下等效电路

参考上图，推导：（假设 $R_1 = R_2 = 0$ ）

(1) 在 $0 < t < DT$ 段，SW1 关闭 SW2 打开：

$$i_A = V_A \frac{t}{L} \quad (3-5)$$

$$i_C = 0 \quad (3-6)$$

(2) $DT < t < (D+D_2)T$, SW1 打开, SW2 关闭：

$$i_A = V_A \frac{DT}{L} - (V_C - V_A) \frac{1}{L} (t - DT) \quad (3-7)$$

$$i_C = -i_A \quad (3-8)$$

(3) $(D+D_2)T < t < T$, SW1 和 SW2 都打开

$$i_C = i_A = 0 \tag{3-9}$$

对上面电流 i_C 和 i_A 求其平均值,有

$$i_{AAVE} = I_A = V_A \frac{T}{2L} D(D + D_2) \tag{3-10}$$

$$i_{CAVE} = I_C = -V_A \frac{T}{2L} DD_2 \tag{3-11}$$

D_2 可以从图 3.3(d)中电感电流中推出

$$D_2 = \frac{V_A}{V_C - V_A} D \tag{3-12}$$

综合上面公式推论,可以得到图 3.4 中 Boost 变换器的非连续状态的低频等效模型。

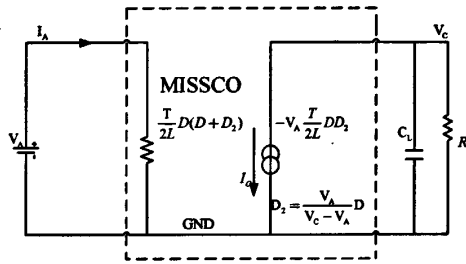


图 3.4 Boost 变换器非连续模式等效模型

图 3.5 和 3.6 中表示的 I_{LD} 为非连续模式下电感电流, I_{LL} 是连续模式下电感电流。 V_{SEND} 和 V_{SENL} 是两个电压为零的电压源, 它们用来检测 I_{LD} 和 I_{LL} 的值。D 和 D_2 在这里以电压的形式出现, D_2 由 D 产生, 两个二极管的作用是将 D_2 限制在 0 伏到(1-D)之间。

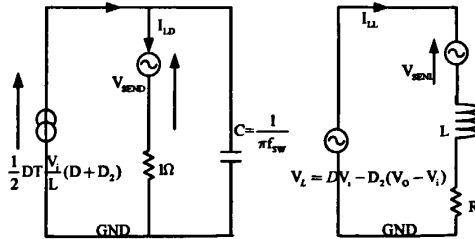


图 3.5 复合模型中的非连续电感电流和连续电感电流

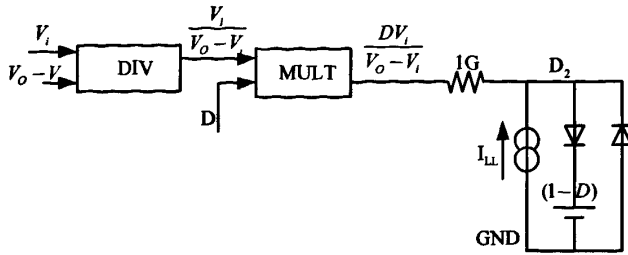


图 3.6 复合模型中产生 D2 部分电路

将连续模式和非连续模式两种模型结合起来，可以得到图 3.7 中同时适用于连续和非连续模式的复合模型。复合模型分别模拟了连续和非连续状态下的电感电流^[9]。

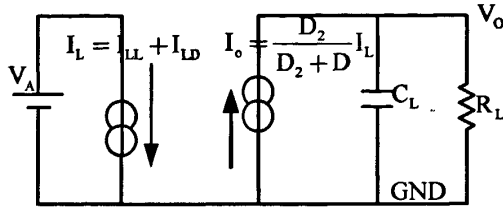


图 3.7 Boost 变换器复合模型

变换器的建模分析是研究它的基础。有助于控制芯片的设计和性能的优化。本章介绍了在状态空间平均法的基础上引入 MISSCO 概念的一种方法。推导了 Boost 变换器在连续工作模式和非连续工作模式下电感和开关的行为特点。通过数学分析建立了等效的复合变换器模型。为后续电路中研究电压控制环路的稳定性，和设计补偿网络的打下了基础。具体频率特性和补偿网络的仿真结果可参见后面章节。

第四章 BOOST 变换器系统级分析

4.1 系统指标

本文设计的 Boost 变换器系统参数指标如表 4.1 所示。

表 4.1 Boost 变换器系统参数指标

输入电压范围	2.7V~5.5V (适用于一节锂离子电池或者三节镍镉电池)		
输出电压范围	18V	工作频率	1.5MHz
输出电流	100mA~200mA	纹波电压	≤60mV
线性调整率	≤1% (%/V)	负载调整率	≤1% (%/A)
转换效率	≥85%	最大负载电流	200mA
工作温度	-45℃~125℃	启动时间	<5ms
过温保护	148℃开启	欠压锁定	2.5V~2.7V

4.2 外围元器件的选择

在选择外围电路的器件参数时，需要考虑到以下几个因素

根据工作模式和电流能力选择电感型号，包括最大饱和电流和电感值。电感应选择直流电阻较低，饱和电流较大的功率电感。当流经电感的电流较大时，由于磁芯的饱和将使实际电感值下降，所以应选用饱和电流大于实际流过电感的峰值电流的电感。过小的电感量将会使电感电流不连续造成电流输出能力降低，输出纹波较大。电感值过大会造成瞬间响应变差，并增加 DC/DC 变换器的体积。电感值的选取应当以实际输入输出条件及对输出纹波瞬态响应等要求为依据。

综合考虑电源纹波、体积和成本，选择电容容量适中、漏电电流小的电容。

4.2.1 电容的取值

对于 Boost 拓扑，输入电压最小时是其最恶劣的情况，因为这时占空比最大，并且平均电流 $I_L = \frac{I_o}{1-D}$ 最大，所以设计时要考虑 V_{INmin} 的情况。输出纹波电压限制了电容取值。在每个周期 T 时间内，在 $0 < t < DT$ 时，输出电容与电感隔离，

电容为负载提供能量:

$$Q = I_o * DT = C_L * \Delta V \quad (4-1)$$

取 I_o 典型值为 150mA, 频率为 1.5MHZ, D 为 85%, 要求 $\Delta V < 60mV$, 则得到电容最小要大于 1.41 μF 。

4.2.2 电感的取值

根据电感电流纹波 ΔI_L 和输出电流 I_o 相对值关系可划分 CCM 和 DCM 两种工作状态^[10], 即电感电流连续和不连续的工作状态, 并且在两种状态之间存在一个临界状态点, 即在电感电流下降到零时, 新的周期恰好开始, 三个状态的特点分别为:

CCM 状态:

$$\frac{1}{2} \Delta I_L < I_o \quad (4-2)$$

临界状态:

$$\frac{1}{2} \Delta I_L = I_o \quad (4-3)$$

DCM 状态:

$$\frac{1}{2} \Delta I_L > I_o \quad (4-4)$$

所以在临界状态有:

$$I_o = \frac{1}{2} \Delta I_L = \frac{1}{2} \frac{V_{IN}}{L} DT(1-D) \quad (4-5)$$

得到临界电感值为:

$$L_{crit} = V_{IN} * DT * \frac{1-D}{2I_o} \quad (4-6)$$

V_{IN} 的输入范围是 2.7V~5.5V, 输出电流最小为 100mA, 得到电感取值:

$$L \geq V_{IN} * DT * \frac{1-D}{2I_o} \quad (4-7)$$

可见在输入电压最大, 输出电流最小时有最差情况的电感值 L 为 3.9 μF , 符合常用电感的最小规格是 4.7 μF 。

4.3 同步整流技术

4.3.1 同步整流基本原理

开关电源的损耗主要由功率开关管和输出端整流管的损耗组成，在大电流输出的情况下，整流二极管的导通电压较高，输出端整流管的损耗尤为突出。快恢复二极管（FRD）或超快恢复二极管（SRD）可达 $1.0\text{V}\sim 1.2\text{V}$ ，即使采用低压降的肖特基二极管（SBD），也会产生大约 0.6V 的压降，这就导致整流损耗增大，电源效率降低^[1]。

同步整流技术是采用通态电阻极低的功率 MOSFET，取代整流二极管以降低整流损耗的一项新技术。它能大大提高 DC / DC 变换器的效率并且不存在由肖特基势垒电压而造成的死区电压。功率 MOSFET 属于电压控制型器件，它在导通时的伏安特性呈线性关系。用功率 MOSFET 做整流器时，要求栅极电压必须与被整流电压的相位保持同步才能完成整流功能，故称之为同步整流。利用 MOS 管整流时，其上压降可以通过采用大宽长比管子而降得很低，可以显著提高转换效率。采用功率 MOSFET 代替功率二极管作为整流元件，实现了输出整流管通态压降小、耗散功率低，效率高的 DC/DC 变换器。

选择功率 MOSFET 管时应注意，它和双极型晶体管不同，栅极电容比较大，在导通之前要先对该电容充电，当电容电压超过阈值电压时才开始导通。因此栅极驱动器的负载能力必须足够大，以保证在系统要求的时间内完成对等效栅极电容充电。利用低导通电阻的 MOS 管取代二极管整流的同步整流 Boost 变换器基本结构如下图所示。

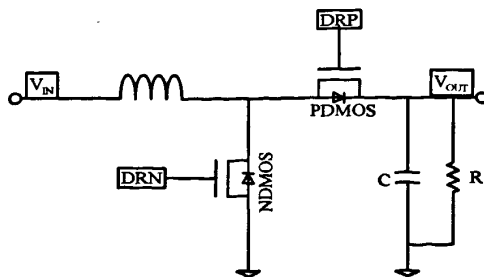


图4.1 同步整流结构示意图

4.3.2 同步整流的死区时间控制

由于功率管的栅电容很大,驱动电路要用几个 ns 甚至更长的时间来使其翻转,带来两个功率管同时导通的隐患,因此需要在两个功率管的开启和关断之间人为的加入一定时间延时,以保证一个功率管完全关断后另一个开始导通。这段时间称作死区时间,死区时间内由功率管的体二极管充当续流二极管,工作方式与普通二极管类似。导通压降约为 0.7V,显然,死区时间过长,将引起较大损耗,因此同步整流中的死区时间应精确控制^[12]。

在众多死区时间控制技术中,交错延时死区时间控制电路比较简单,使用较为广泛。在电路设计中,可以通过计算估算出整流管的寄生电容大小,再根据负载电流算出寄生电容的放电时间,只要反相器链的延时时间等于寄生电容的放电时间,就不会产生整流管体二极管导通损耗或开关电容损耗,从而实现高效率的转换。

交错延时死区时间控制电路,可以通过反相器链来控制延时时间,如果负载电流发生变化,寄生电容的放电时间就会跟着改变。负载电流变大,寄生电容很快放完电,此时整流管还没有导通,整流管体二极管在电感作用下会导通,产生导通损耗;负载电流变小,寄生电容还没有放完电整流管就开始导通,寄生电容会通过整流管放电,产生开关电容损耗。考虑到交错延时死区时间控制电路比较简单,可以从全负载范围来考虑选择一个合适的固定死区时间,而忽略那些随负载电流变化带来的损耗,从而避免采用复杂的电路结构来进行死区时间控制。

4.4 功率管尺寸的确定

功率开关管的选择需要满足电流能力、损耗大小和耐压等要求,功率开关管允许的最大损耗需结合系统效率要求,作损耗分析获得。系统的损耗包括了整流损耗,电感 ESR 损耗,输出电容 ESR 损耗,功率开关管导通损耗,功率开关损耗和功率管驱动损耗等,下面逐一分析。

4.4.1 电阻引起损耗

图 4.2 为 Boost 系统工作时的寄生电阻电容示意图, C_{PI} 等效两个功率管的寄生电容,电阻 R_{DC1} 和 R_o 分别等效电感直流电阻和输出电容的 ESR 电阻。

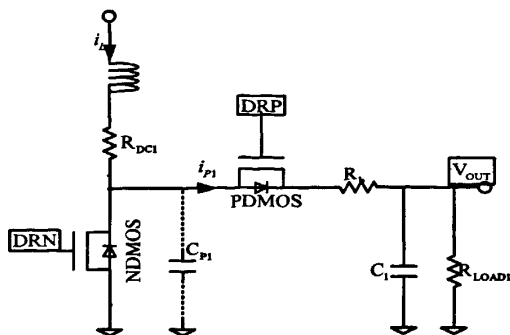


图 4.2 系统寄生电阻电容示意图

由电阻引起的功率损耗就是开关打开和关断时两条通路上的电阻损耗之和。

$$P_{res} = \frac{1}{T} \left\{ \int_0^{DT} i_L^2(t)(R_{DCR1} + R_{N1})dt + \int_{DT}^T i_L^2(t)(R_{DCR1} + R_{P1})dt \right\} \quad (4-8)$$

$$\cong A_{vg}(i_L)^2 [R_{DCR1} + DR_{N1} + (1-D)R_{P1}]$$

其中 $A_{vg}(i_L)$ 是平均电感电流, R_{N1} 和 R_{P1} 分别是 N 型功率管和 P 型功率管的导通电阻。理论上增大功率管的宽度 W 可以降低导通电阻从而减小电阻引起的损耗。

4.4.2 寄生电容引起损耗

如果以减小电阻损耗为目的, 一味增大功率管的宽度 W , 伴随宽度 W 的增加, 寄生电容也伴随面积的增加而增加。由寄生电容充放电引起的损耗

$$P_{cap} = fC_{P1}V_{OUT}^2 = f(C_{PN1} + C_{PP1})V_{OUT}^2 \quad (4-9)$$

其中 C_{N1} 和 C_{P1} 分别是两个功率管的寄生电容。可见, 在增大 W 减小导通损耗和减小 W 减小电容充放电损耗的两个不同方向上存在着一个最优功率管宽 W 。

4.4.3 驱动电路引起损耗

驱动电路损耗, 驱动电路的损耗包含了开关功率管和整流功率管两部分的损耗:

$$P_{driver} = P_{nd} + P_{pd} = fC_{NG}(V_{driver}^2) \frac{V_{IN}}{V_{driver}} + fC_{PG}(V_{driver}^2) \frac{V_{OUT}}{V_{driver}} \quad (4-10)$$

其中 V_{driver} 是驱动功率管栅极的驱动电压。

4.4.4 静态功耗和死区耗散

电路所有的控制电路，包括偏置电路，运算放大器，比较器等几乎所有模拟电路模块都需要一定的静态电流来维持其工作，数字电路虽然理论上不存在静态电流损耗，但是由于总数量很大，在频率很高时，其栅极在状态改变中由寄生电容充放电造成的损耗同样不容小视。静态电流引起的功耗可以表示为：

$$P_Q = V_{IN} * I_Q \quad (4-11)$$

在死区时间内，两个功率管都不导通，此时续流二极管由整流功率管的体二极管充当，工作原理类似普通二极管，导通压降大概为 0.7V。引起的死区耗散可以表示为

$$P_D = V_{diode} A_{vg} (i_L) \frac{t_{dead}}{T} \quad (4-12)$$

其中 t_{dead} 是指死区时间， V_{diode} 是整流管的体二极管的导通压降。

通过以上描述，可以看到，电路总的损耗是这几个方面损耗之和：

$$P = P_{res} + P_{cap} + P_Q + P_{driver} + P_D \quad (4-13)$$

4.4.5 功率管的最优尺寸

因为上式中涉及的导通电阻，寄生电容都和功率管面积 A_{N1} 和 A_{P1} 成比例，用总功耗 P 分别对 A_{N1} 和 A_{P1} 求偏导并令其结果为零。可以求得使损耗 P 最小的功率管面积。

$$A_{N1} = I_{OUT} \sqrt{\frac{D}{(1-D)^2} K_{RN1} / fK_{CN1} V_{OUT}^2 + fK_{GCN1} (V_{driver} V_{IN})} \quad (4-14)$$

$$A_{P1} = I_{OUT} \sqrt{\frac{1}{(1-D)} K_{RP1} / 2fK_{CP1} V_{OUT}^2 + fK_{GCP1} (V_{driver} V_{OUT})} \quad (4-15)$$

其中 $K_{RN1} = \frac{R_{N1}}{A_{N1}}$ ， $K_{RP1} = \frac{R_{P1}}{A_{P1}}$ ， K_{CN1} ， K_{GCN1} 和 K_{CP1} ， K_{GCP1} 分别是两管的栅

漏和栅源单位面积寄生电容。可以看到，通过查询工艺参数和求出系统稳定时的占空比 D 可以求出两功率管面积。以输入电压 3.6V，输出电压 18V 为例，忽略功率管的导通压降，占空比为 80%。带入到式 4-14 和 4-15 中，可以求出开关功

率管的宽约为 12mm，整流功率管的宽约为 34.4mm。

4.5 输出钳位技术

注意到图 4.2 中的系统示意图，需要有一路信号来驱动 P 型功率管充当整流二极管。使得驱动信号 DRP 与输出电压 V_{OUT} 一样高时，即整流管的栅源电压 $V_{SG} = V_{OUT} - V_{DRP} = 0$ 时，PDMOS 管关断，DRP 信号低于 V_{OUT} ，即整流管的栅源电压 $V_{SG} = V_{OUT} - V_{DRP} > V_{TH}$ 时，PDMOS 管开启。理论上 V_{SG} 越大，越能够快速的为功率管的栅电容充电，使其翻转。但是栅源之间的 SiO_2 绝缘层很薄，过高的 V_{SG} 可能将其击穿。而输出电压 V_{OUT} 在电路启动后逐步上升到 18V。所以需要一合适的 DRP 信号来驱动整流管，使整流管开启时，其栅源电压 V_{SG} 始终低于 DMOS 管栅源击穿电压 V_{BVGS} (3.3V)。本设计中采取的方法是设计一路输出钳位电路，通过将输出电压 V_{OUT} 进行钳位，得到一始终低于 V_{OUT} 约 3V 的电压 V_{CLAMP} 。经过电平位移后为整流管提供一摆幅在 V_{CLAMP} 和 V_{OUT} 之间的方波充当驱动信号。具体实现电路将在下一章提出。

4.6 系统工作原理及引脚定义

4.6.1 系统引脚定义

如图 4.3 系统框图所示，系统输入输出引脚共 6 个，下面对其分别定义：

V_{IN} 引脚：系统的电源输入。直接连接一节锂离子电池或者三节镍镉电池，给电路中的功率管、模拟电路模块和数字电路模块供电。为了降低输入端的纹波和消除噪声问题，需要在此引脚加入输入电容；

EN 引脚：系统使能引脚，EN 高电平时有效，EN 低电平时内部模块关断；

GND 引脚：系统所有模块的地线；

SW 引脚：电感和功率开关管的连接端；

FB引脚：反馈电压引脚，采样自输出电压并作为误差放大器的一端输入；

VOUT引脚：系统输出电压。

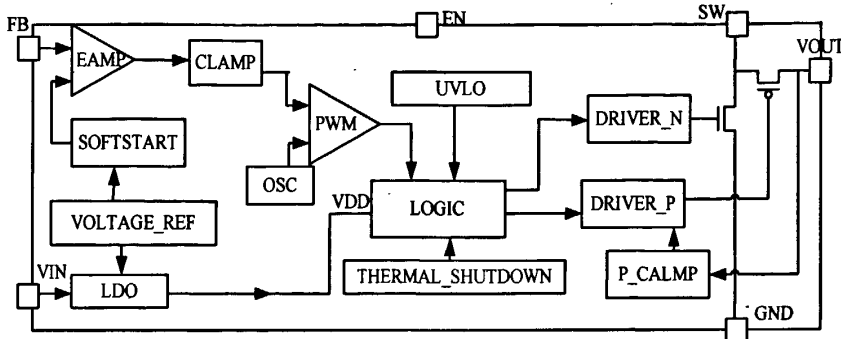


图 4.3 芯片系统框图

4.6.2 系统工作原理

图 4.3 为变换器系统工作原理框图。当 EN 信号有效时，系统进入工作状态。VOLTAGE_REF 为带隙基准产生模块，为内部电路提供 1.226V 的基准电压。LDO 模块为内部电路提供稳定的 2.5V 电平 VDD。FB 为反馈端引脚，采样输出电压 VOUT 后，与软启动电路产生的启动信号一同输入误差放大器，经过误差放大器放大后的输出电压有可能超出振荡器产生的三角波幅度范围，采用钳位电路限制误差放大器输出的范围，然后送入 PWM 比较器与振荡器产生的频率为 1.5MHz 的三角波比较后输出驱动信号送入逻辑控制模块，在与低压锁定和过温保护信号经过逻辑运算后输出。由于 DMOS 管的栅电容很大，不能直接由该输出信号驱动，分别设计了驱动开关管和整流管的驱动模块。P_CLAMP 模块将输出电压 VOUT 钳位后输出一路合理的电平为整流管的驱动电路提供“地”线。

4.6.3 各子模块功能说明

基准电源模块(VOLTAGE_REF)：给运放、稳压器及其它模块提供参考电压；

稳压器(LDO)：给运放、比较器、振荡器等模块提供 2.5V 内部稳定电源电压；

误差放大器(EAMP)：当输出电压变化时，将输出电压的采样电压与参考电压的误差信号放大，输出电压作为 PWM 比较器的比较参考电压；

PWM 比较器：比较振荡器产生的固定频率的三角波和误差放大器输出电压从而

产生驱动信号控制开关管的导通和关断；

振荡器(OSC)：输出频率为 1.5MHz 的振幅为 1V 的三角波信号；

驱动电路(DRIVER_N, DRIVER_P)：分别是开关管和整流管的驱动电路。增强 PWM 比较器输出信号的驱动能力；

钳位电路(CLAMP)：将误差放大器的输出通过钳位得到在 PWM 比较器可比较范围内的电压；

软启动电路(SOFTSTART)：为系统提供软启动信号；

输出钳位电路(P_CLAMP)：将输出电压钳位后得到一个始终与输出电压相差 3V 左右的电平作为整流管的驱动电路的“地”线；

保护电路(UVLO, OTP)：为系统提供过温保护信号和欠压锁定信号。

第五章 电路子模块设计

5.1 带隙基准电路的设计

带隙基准电路的主要功能是为电路的其它单元提供稳定的输入电压和温度变化影响极小的基准电压，还可以提供 PTAT 偏置电流。是电路设计中极为重要的模块。该模块的设计要求为：输出为 1.226V 的直流电压，温度系数低于 10 个 $\text{ppm}/^\circ\text{C}$ 。

5.1.1 带隙基准工作原理

工作原理：根据硅材料的带隙电压与输入电压和温度无关的特性，利用两个具有相反温度系数的量以适当的权重相加，可以得到理论上的零温度系数基准。双极晶体管的基极-发射极电压，或者说 PN 结二极管的正向电压，具有负温度系数^[13]。

$$\frac{\partial V_{BE}}{\partial T} = \frac{V_{BE} - (4+m)V_T - E_g/q}{T} \quad (5-1)$$

V_{BE} 的温度系数与温度有关系，与 V_{BE} 本身的大小有关，当 $V_{BE} \approx 750\text{mV}$ ， $T = 300^\circ\text{K}$ 时：

$$\frac{\partial V_{BE}}{\partial T} \approx -1.5\text{mV}/^\circ\text{K} \quad (5-2)$$

两个双极晶体管工作在不相等的电流密度下，那么它们的基极-发射极电压的差值与绝对温度成正比。例如，两个同样的晶体管 ($I_{S1} = I_{S2}$) 偏置的集电极电流分别为 nI_0 和 I_0 ，并忽略它们的基极电流，那么：

$$\Delta V_{BE} = V_{BE1} - V_{BE2} = V_T \ln \frac{nI_0}{I_{S1}} - V_T \ln \frac{I_0}{I_{S2}} \quad (5-3)$$

这样， V_{BE} 的差值就表现出正温度系数：

$$\frac{\partial \Delta V_{BE}}{\partial T} = \frac{k}{q} \ln n \quad (5-4)$$

利用这两种正负温度系数电压，得到：

$$V_{REF} = \alpha_1 V_{BE} + \alpha_2 (V_T \ln n) \quad (5-5)$$

因为室温下 $\partial V_{BE} / \partial T \approx -1.5mV/^{\circ}K$ ， $\partial V_T / \partial T \approx +0.087mV/^{\circ}K$ ，通过选取 α_1 和 α_2 ，可以得到零温度系数。

5.1.2 带隙基准电路实现

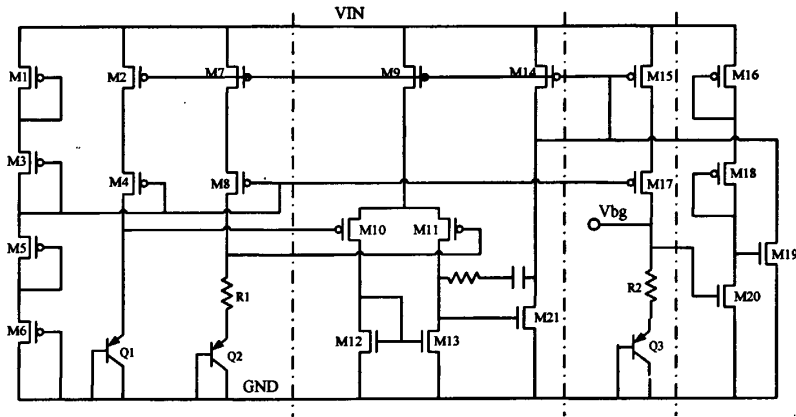


图 5.1 带隙基准电路图

上图为带隙电路的结构，运算放大器与 PMOS 管构成一个负反馈，使得运放正负输入端电压相等。发射极面积之比为 n 的两个三极管 Q1、Q2 的基极-发射极电压 V_{BE} 的差值 ΔV_{BE} 加在电阻 R_1 上。由前面的分析可知， ΔV_{BE} 与绝对温度成正比，电阻上的电压也和绝对温度成正比，可以用来补偿 Q1 的 V_{BE} 中随绝对温度减小的部分，合理地选择 R_1 和 R_2 的值，就可以得到与温度关系很小的输出电压：

$$V_{ref} = V_{BE3} + \frac{R_2}{R_1} \cdot V_T \cdot \ln n \quad (5-6)$$

为了使电路在上电过程中能够进入正常工作点，加入了启动电路，启动电路由 M16，M18，M19，M20 管组成，M16 和 M18 管采用二极管方式连接，电路上电时，M19 管的栅极电压为：

$$V_{G19} = V_{IN} - V_{SG18} - V_{SG16} \quad (5-7)$$

设计时保证:

$$V_{IN} - V_{SG16} - V_{SG18} > V_{TH} \quad (5-8)$$

则电路上电时 M19 管导通, 拉低 M7, M9, M14, M15 的栅极电压, 电流流入带隙基准的核心电路。电路进入正常工作后, V_{bg} 大于 V_{TH} , 使得 M20 管导通, 关断启动电路, 不再消耗电流, 不影响电路正常工作。电路中需要一个高增益的放大器来保证电路中放大器两端的电压相等, 因此采用了 PMOS 输入的两级放大器, 并且使用自偏置结构。

5.1.3 带隙基准仿真结果

(1) 带隙基准的建立

带隙基准电压的瞬态仿真波形如下所示: 图 5.2 为电源电压从 0V 开始上电到 3.6V, 温度为 27°C, 在不同模型参数下, 启动电路开始工作, 带隙基准电压建立, 最后稳定在 1.262V。

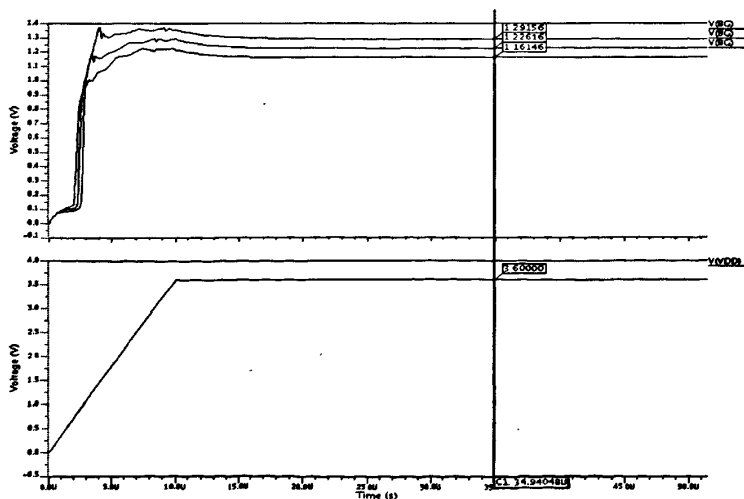


图 5.2 上电过程中带隙基准电压的瞬态特性

(2) 温度系数仿真 (Temperature Coefficient, TC)

由于温度变化而引起基准输出电压的变化量, 简称温度漂移, 单位是 $10^{-6} V/^{\circ}C$ (即 1 ppm/ $^{\circ}C$)。温度系数反映了基准源在整个工作温度范围, 输出电

压最大值与最小值相对正常输出时的变化，其计算公式如下式：

$$TC = \left[\frac{V_{MAX} - V_{MIN}}{V_{NORMAL} \times (T_{MAX} - T_{MIN})} \right] 10^{-6} V/^{\circ}C \quad (5-9)$$

理论上带隙基准电路可以实现零温漂，实际上受到很多因素的影响，基准电压只能接近零温漂。通常来讲，TC 的数值为几十个 $ppm/^{\circ}C$ ，下图为本文中设计基准电压与温度的曲线关系，在电源电压为 3.6V 时，进行 $-40^{\circ}C$ 到正 $120^{\circ}C$ 的温度扫描，电压变化范围为 1.72 个 mV。

$$TC = \left\{ \frac{1.22669 - 1.22497}{1.226 \times [120 - (-40)]} \right\} = 8.76 ppm/^{\circ}C \quad (5-10)$$

可以满足电路需要。

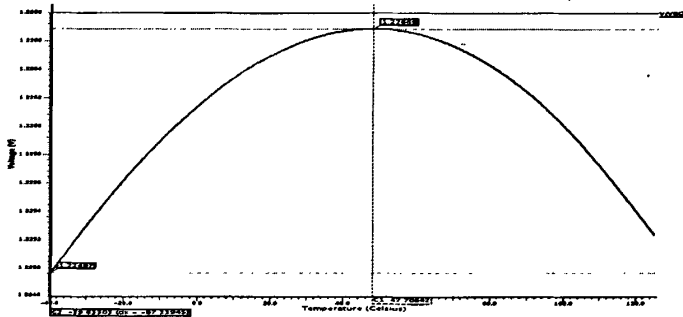


图 5.3 基准电压与温度关系图

(3) 线性调整率仿真

图 5.4 是室温为 $27^{\circ}C$ 时，基准电压随电源电压变化的曲线，由图可知，电源电压从 3V 变化到 5.5V 时，基准电压的线性调整率为：

$$\text{line regulation} = \frac{0.857mV}{(5.5-3) V} = 0.34 mV/V \quad (5-11)$$

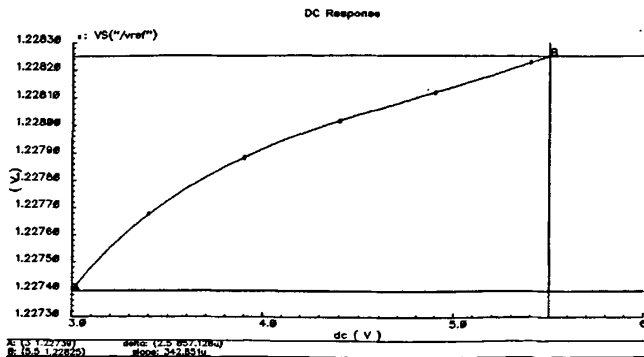


图 5.4 带隙电压随电源电压变化曲线

(4) 电源抑制比仿真

电源抑制比(PSRR)是输入电源变化量(以伏为单位)与输出变化量(以伏为单位)的比值,常用分贝表示。它实际反映的是输出电压对电源线上的“噪声”的一种抑制能力。定义如下:

$$PSRR = \frac{Ripple_{power}}{Ripple_{output}} = \frac{1}{A_{v(power \rightarrow output)}} \quad (5-12)$$

其中 $Ripple_{power}$ 和 $Ripple_{output}$ 分别为电源电压和输出电压的小信号变化量, $A_{v(power \rightarrow output)}$ 为输出电压对电源电压的增益。图 5.5 为基准电压的 PSRR 仿真结果,可以看到电源抑制比达到了 75dB,基本可以满足电路需要。

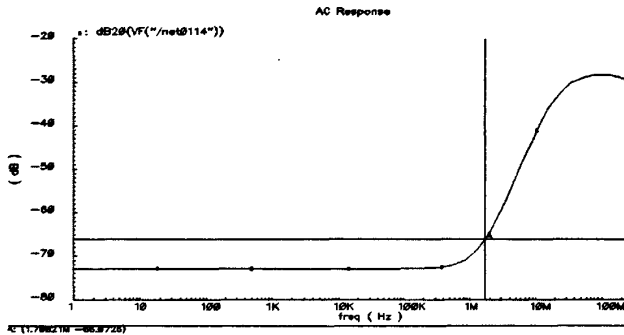


图 5.5 带隙基准 PSRR 仿真曲线

5.2 LDO 稳压器的设计

输入电源 V_{IN} 是一个不稳定的电压值,而变换器的内部单元模块需要一个稳定的电压源给电路供电,为了方便标准电源的替换,设计使此电压值为 2.5V,由 LDO 稳压器产生。

5.2.1 LDO 稳压器原理:

LDO 稳压器由以下四个基本的电路模块构成:基准电压源,其功能是为 LDO 稳压器提供一个具有较高精确度和热稳定性的电压源;误差放大器,其功能主要是用来控制输出电压,将 V_{OUT} 的分压与基准电压进行比较,然后通过负反馈控制 PMOS 功率管的栅极电压,从而控制输出电压 V_{OUT} 到需要的值;反馈网络,它的

作用是设定一个稳定的输出 V_{OUT} ，并通过电阻分压后与 V_{REF} 进行比较；功率调整管，它的主要作用是向负载输出大电流提供通道，理想的功率管是 PMOS 管，能够实现低压差输出^[14]。

LDO 主要结构如图 5.6 所示，对于一个稳压器电路，电压调整率和负载调整率是重要的质量参数。它们分别表示了输入电压变化、输出负载变化时输出能够保持在规定值上的能力。根据 LDO 线性稳压器的基本原理，对放大器的直流开环增益要求较高。因此运放的跨导越大，稳压器的电压调整率和负载调整率性能越好。放大器的输出电流直接驱动 PMOS 管，能够提供足够大的输出驱动电流。输出驱动电流跟随负载变化，误差放大器本身必须在负载变化时仍处于放大状态，保持负反馈从而实现稳定的输出。

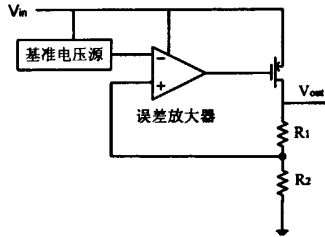


图 5.6 LDO 结构示意图

5.2.2 LDO 稳压器电路实现

在 LDO 电路中，M1, M2, M3, M4, M5 管构成放大器的第一级，M5 为第一级提供偏置电流，M7, M6 构成放大器的第二级，M6 管为第二级提供偏置电流，R1, R2 为反馈电阻，由于放大器的作用，R2 上端的电压被钳制在基准电压的大小，适当选取 R1, R2 的阻值，就可以得到 2.5V 的输出电压。

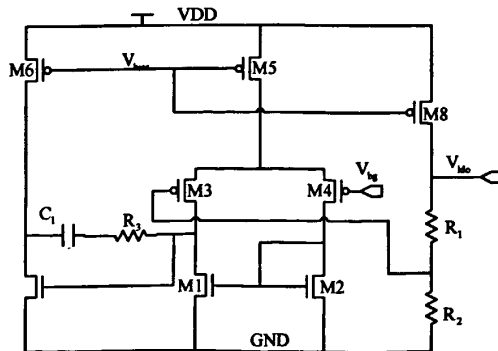


图 5.7 LDO 电路图

5.2.3 LDO 仿真结果

(1) 温度系数仿真:

令输入电压为 3.6V, 对稳压电路进行直流扫描, 温度范围为 -55~125°C, 仿真结果如图 5.9 所示。由图可知: 当温度从 -55~125°C 变化时, 基准电压从 2.49644 变化到 2.50068V, 差值为 4.24mV, 温度系数为 9.42 ppm/°C。

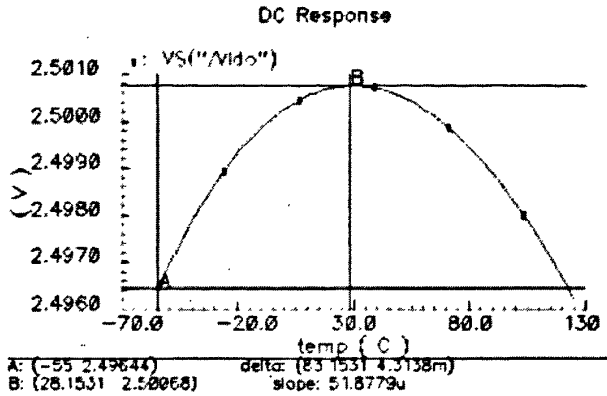


图 5.8 稳压电路的温度特性

(2) 电压调整率仿真:

温度 27°C, 输入电压从 2.7V 上升到 5.5V, 稳压器输出如下图, 电压调整率为:

$$\text{line regulation} = \frac{1.865\text{mV}}{(5.5 - 2.7)\text{V}} = 0.66\text{mV/V} \quad (5-13)$$

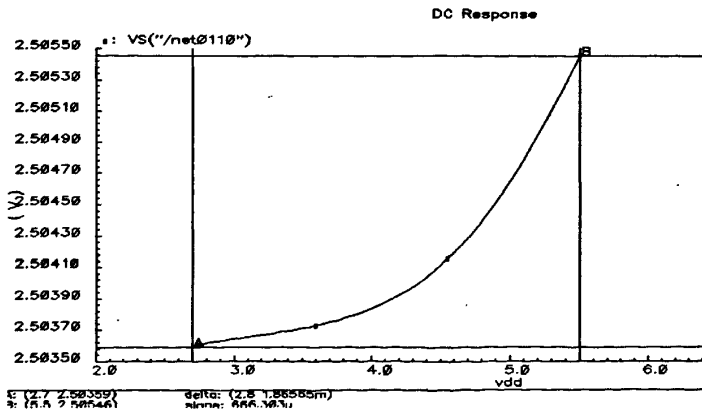


图 5.9 稳压器输出随电源电压变化曲线

5.3 振荡器的设计

振荡器的作用是为了给 PWM 比较器提供一个固定频率的三角波，使其与误差放大器的输出比较后产生驱动信号^[15]。振荡器频率即为开关工作频率。本设计中开关频率是 1.5MHz。

工作原理：如图 5.10 所示，用一个恒流源 I_0 为电容 C 充电，电容上的电压分别与两个基准电压做比较后输出到 RS 触发器，RS 触发器的输出作为 M1 的开关信号控制其开关，从而决定电容放电。振荡器开始工作时，电容上电压 $V_C < V_{REF_LOW} < V_{REF_HIGH}$ ，比较器 R, S 端置为 1, 0，触发器输出为低，M1 截止，恒定电流 I_0 对电容 C 充电，电容电压 $V_{REF_LOW} < V_C < V_{REF_HIGH}$ 时，R, S 端置为 1，触发器输出保持，继续对电容 C 充电，当 $V_C > V_{REF_HIGH} > V_{REF_LOW}$ 时，触发器输出 0, 1，触发器输出为高，M1 管打开，电容放电。当电容电压低于 V_{REF_LOW} 时，循环往复，电容上电压即为输出三角波电压^[16]。

电容充电时间：

$$T_r = \frac{C(V_{REF_HIGH} - V_{REF_LOW})}{I_0} \quad (5-14)$$

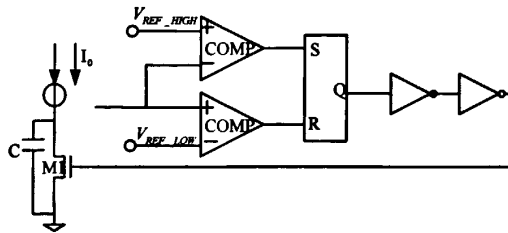


图 5.10 振荡器结构示意图

放电时间：

$$T_f = \frac{C(V_{REF_HIGH} - V_{REF_LOW})}{I_s} \quad (5-15)$$

I_s 为放电电流，它的大小又由开关管的大小决定。故振荡周期：

$$(5-16)$$

$$T = T_r + T_f = C(V_{REF_HIGH} - V_{REF_LOW}) \left(\frac{1}{I_0} + \frac{1}{I_s} \right)$$

从周期表达式可以看出，通过调整充电电容大小和放电管的大小可以改变振荡周期。可以从图中读出三角波的振荡频率约为 1.5MHz，振幅约为 1V，这个固定频率的三角波会与后文中误差放大器的输出进行比较从而为开关管产生驱动信号。

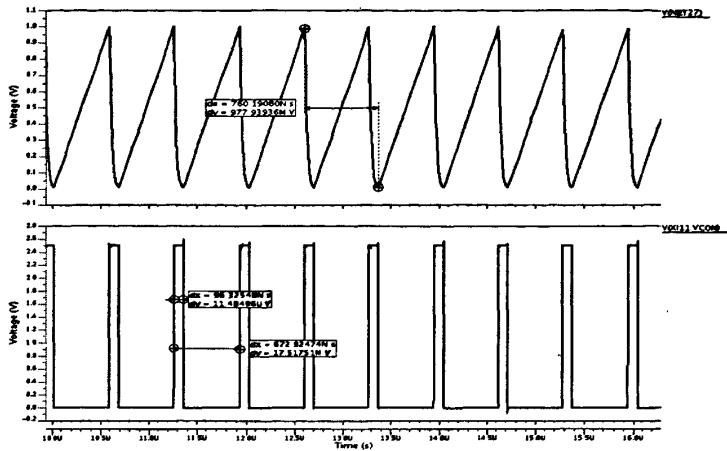


图 5.11 振荡器输出波形图

5.4 PWM 比较器电路设计

PWM 比较器是控制电路很重要的组成部分，电路的主要功能是把误差放大器的输出经过 CLAMP 电路钳位后的输出与固定频率的三角波比较，产生 PWM 脉宽控制信号，进而改变占空比，控制开关管的打开或者关断^[17]。

比较器需要足够的增益来达到较高的分辨率，因此采用两级 CMOS 比较器结构是很好的选择，比较器的设计和运放的设计很相似，所不同的是比较器工作在开环状态下且不需要补偿。其电路结构如图所示：从左至右，M1，M5，M6，M7，M8 构成比较器的第一级，M9，M2，构成比较器的第二级，后跟两个反相器可以起到整形并提高驱动能力的作用。

比较器的增益为：

$$A_v = g_{m5} * g_{m9} * (r_{o5} // r_{o7}) * (r_{o2} // r_{o9}) \quad (5-17)$$

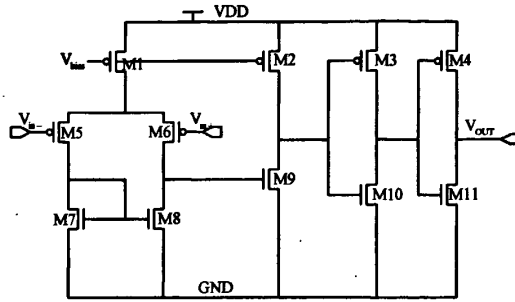


图 5.12 PWM 比较器结构图

比较器需要较高的增益来满足足够的分辨率，图 5.13 为比较器的增益仿真曲线，可以看到比较器的低频增益为 62dB 左右，增益比较低但基本满足电路需要。

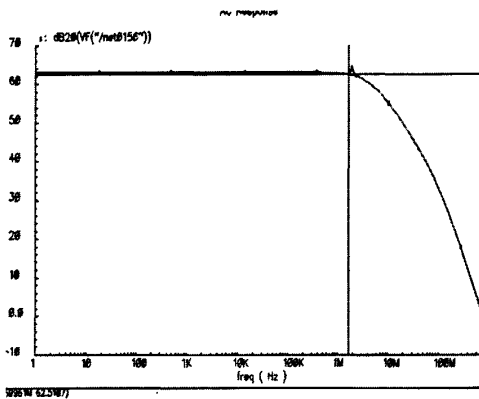


图 5.13 比较器的增益仿真曲线

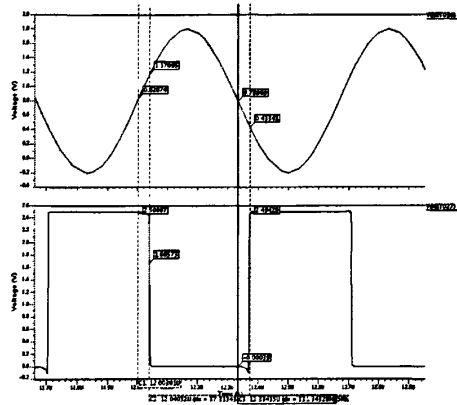


图 5.14 比较器时间延迟特性

响应时间是比较器的时域特性，输入激励和输出信号之间的时延成为比较器的响应时间，同样也是比较器重要的参数，由图 5.14 可知，上升沿和下降沿的延时分别为 22ns 和 30ns。

5.5 误差放大器的设计

误差放大器是 DC/DC 变换器中重要的模块，它的开环增益、相位裕度、电源抑制比等参数指标都直接影响变换器的性能，是变换器电路设计的关键。考虑到放大器的直流增益决定了输出电压的精度，要求其增益越高越好，但是考虑到增益过高对环路稳定性的影响^[18]，具体影响在后面环路补偿中会提到，对误差放大器增益的要求在 60dB 以上即可。由于放大器的相位裕度决定了电路的稳定性，要求其相位裕度在 60 度以上。共模输入范围要求足够的宽，本设计中要求共模输

入范围的下限最好接近零。

5.5.1 误差放大器电路实现

电路结构如下图所示，采取了两级结构^[19]。由于低共模输入的要求，第一级采用 PMOS 差分对输入的折叠式共源-共栅放大器，第二级 M17, M16 构成源跟随器，能够提供比较大的输出摆幅。C₁ 作为补偿电容，将主极点推向低频，把非主极点移向高频，保证了放大器的稳定性^[20]。

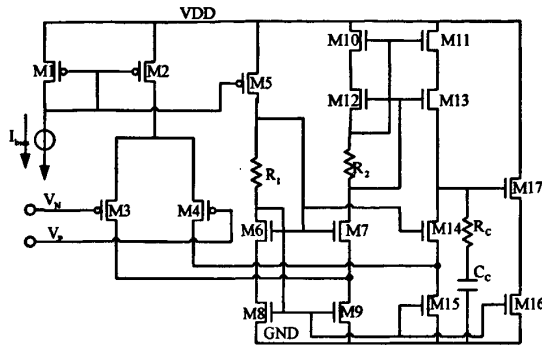


图 5.15 误差放大器电路图

第一级折叠式共源-共栅放大器：这种放大器的特点是共模输入范围大，输出电阻大，增益大，输出电压范围变化较小。电流 I_{bias} 为输入管提供偏置电流，输入 PMOS 对管将输入电压信号转换成电流信号，M7, M14 管接收该电流信号后在 M14 管漏端输出。由于采用了折叠式结构，共模输入范围较宽。共模输入的下限可以低到零伏，上限：

$$V_{INH} = VDD - V_{ON_M2} - V_{SG_M4} \quad (5-18)$$

共源共栅级输出电压摆幅：

$$V_{ON_M14} + V_{ON_M15} < V_{OUT} < VDD - V_{ON_M11} - V_{ON_M13} \quad (5-19)$$

第一级输出电阻：

$$R_{OUT1} = \{[(g_{mM2} + g_{mbM2})r_{oM2}(r_{oM3} // r_{oM9})] / [(g_{mM12} + g_{mbM12})r_{oM12}r_{oM10}]\} \quad (5-20)$$

第一级增益：

$$A_{v1} = g_{mM3} * R_{OUT1} \quad (5-21)$$

第二级为源跟随器，它隔离第一级与输出，起到缓冲器的作用。它的输出电阻较小，使电路可以驱动低阻抗负载而保持信号电平损失较小。

输出电阻：

$$R_{OUT2} = \frac{1}{g_{mM17}} // r_{ON_M16} \quad (5-22)$$

第二级增益：

$$A_{v2} = \frac{r_{ON_M17} // r_{ON_M16} // R_L}{r_{ON_M17} // r_{ON_M16} // R_L + \frac{1}{g_{mM17}}} \quad (5-23)$$

其中 R_L 为运放的负载电阻。

该电路的主极点在第一级的输出端，此处有很大的电阻和电容，第一非极点在第二级输出处，因为该点电阻值很大，负载电容也很可能很大。电容 C_C 对第一级输出进行频率补偿。

5.5.2 误差放大器仿真结果

从图 5.16 中可以看到误差放大器的增益保持在 70dB，相位裕度大概在 110 度，这个增益并不高，在后面的补偿网络中可以看到，运放的低频增益不宜取很高。

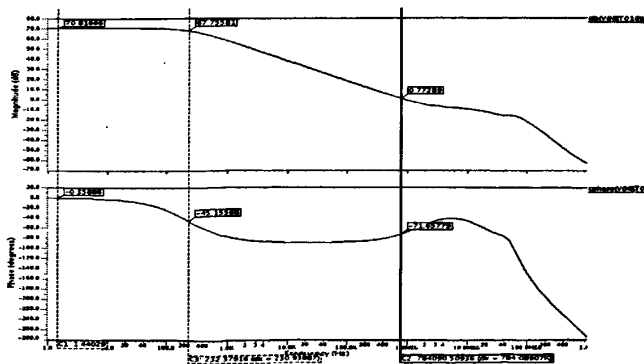


图 5.16 误差放大器增益和相位裕度

图 5.17 为误差放大器的电源电压抑制比，70dB 可以满足电路需要。可以看到误差放大器的电源电压抑制比在低频段比较高，高频有所下降，基本满足电路需要。

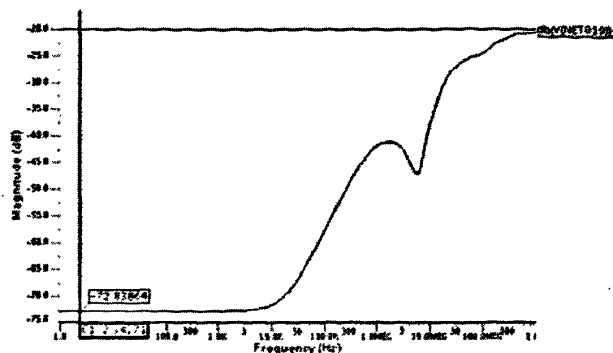


图 5.17 误差放大器 PSRR 仿真曲线

图 5.18 为误差放大器的输出摆幅仿真曲线，可以看到误差放大器输出范围上限大概为 2.2 伏，远远大于振荡器产生的锯齿波的幅值，所以要加入钳位电路对输出进行限制。

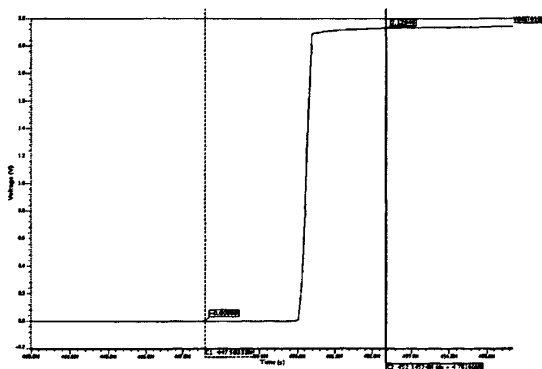


图 5.18 误差放大器输出范围仿真曲线

5.6 钳位电路设计

比较器两端输入信号经比较后，输出信号进入驱动模块，从而加载到开关管上面。故比较器输出方波信号的占空比反应了变换器的工作时系统的占空比 D 。因为比较器负输入端为固定频率的三角波，振幅为 1V。正端为误差放大器的输出，而误差放大器的输出在系统稳定之前将超出这个范围，所以需要有一个钳位电路将误差放大器的输出限制在可比较的范围内^[21]。因为输入电压最小，占空比最大的情况下，占空比约为 85%。所以将输出电压的上限钳位在 0.8V，下限定为 0.2V。

其中 0.8V 的基准电压由软启动模块在提供反馈基准时一并提供。

电路结构如图所示：

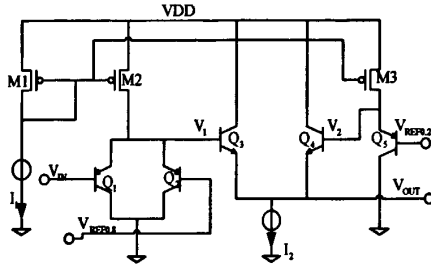


图 5.19 钳位电路原理示意图

工作原理：M1, M2, M3 组成电流镜为 Q_1, Q_2 ， Q_3 管提供偏置， I_2 为 Q_3 ， Q_4 提供偏置。 $V_{REF0.8}$ 和 $V_{REF0.2}$ 为基准电压。 Q_3 将 $V_{REF0.2}$ 的基准电压抬高到 V_2 ， $V_2 = (V_{REF0.2} + V_{BEQ5})V$ ， Q_2 将 $V_{REF0.8}$ 的基准电压抬高到 V_1 ， $V_1 = (V_{REF0.8} + V_{BEQ2})V$ 。

输入电压 V_{IN} 低于 $V_{REF0.2}$ 时， V_1 处电压为 $V_{IN} + V_{BEQ1}$ ，这个电压不足以开启 Q_3 ，则 V_{OUT} 电压为 $V_{OUT} = V_2 - V_{BEQ4} \approx V_{REF0.2}$ 。

V_{IN} 逐渐上升，使得 Q_3 导通， V_{OUT} 处电压为 $V_{IN} + V_{BEQ1} - V_{BEQ3} \approx V_{IN}$ 。当 V_{OUT} 上升到使得 $V_{REF0.2} + V_{BEQ1} - V_{OUT} < V_{BEQ4}$ 时， Q_4 关断。

因为 V_1 处电压为 $V_{BEQ2} + V_{REF0.8}$ ，当 V_{IN} 超过 $V_{REF0.8}$ 时， Q_1 管逐渐关断， V_{OUT} 处电压为 $V_{OUT} = V_1 - V_{BEQ4} \approx V_{REF0.8}$ 。

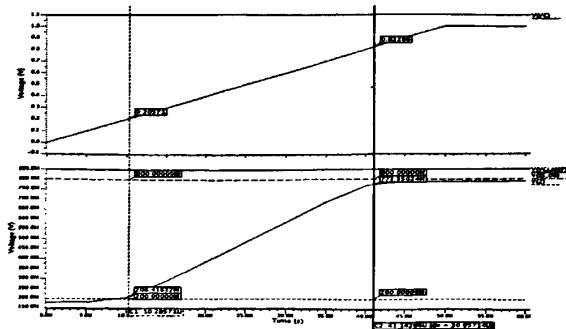


图 5.20 钳位电路仿真结果

图 5.20 为输入电压缓慢的从 0V 上升到 1V 时，钳位电路的输出，可以看到下限和上限分别为给定的基准电压。在这两个基准电压范围之间，输出跟随输入。这样输入电压就被限制在这两个基准电压之间。可以与三角波进行比较。

5.7 输出钳位电路设计

在第四章中提到，为了能够驱动 PMOS 管作为整流管，需要一个电路来提供一个与 VOUT 始终相差 3V 左右的电压，为 PMOS 管的驱动电路充当“地”电位，这样整流管的驱动信号的摆幅就在输出电压，和输出电压相差 3V 左右的电压之间，相当于一个 0V 到 3V 左右的驱动电压。这个提供 3V 压差的电路既是下图中的输出钳位电路^[21]。

工作原理：M7，M8，M9 为三个二极管连接的 PMOS 管。VCLAMP 为输出电压。电流镜为三个二极管连接的支路提供偏置电流，使 V_g 处电压与 VOUT 的电压差为固定值，M6 是一个宽长比很大的 PMOS 管，因此流过它的电流在一定范围内变化时，可以认为 M6 的 V_{SG} 几乎保持不变，所以 VOUT 和 VCLAMP 之间的电压值也保持不变。

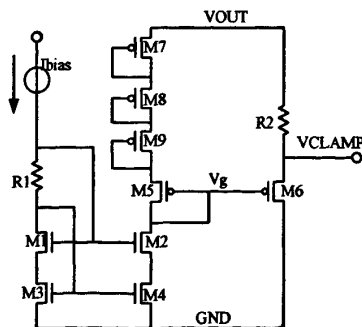


图 5.21 输出钳位电路结构示意图

为了验证电路的功能，在 VOUT 端加上一个从 0V 缓慢上升到 18V 再下降到 0V 的三角波，可以看到 VCLAMP 电压始终被钳位在与输出相差 2.7V 的电位上。

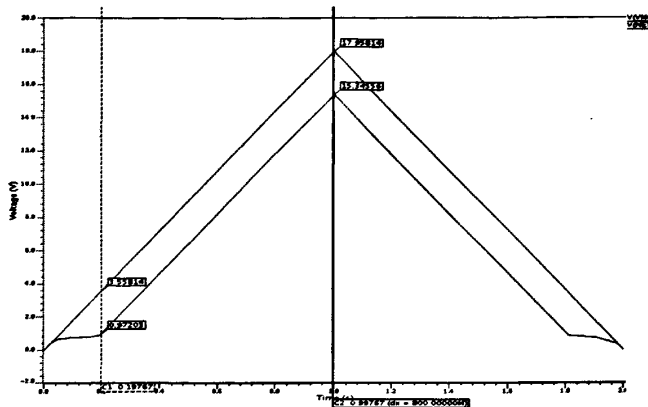


图 5.22 输出钳位电路仿真结果

5.8 软启动电路

电路在启动时，芯片使能信号有效时，输出电容上没有电荷不能突变，所以输出电压需要从零开始逐步上升到设定值，由于此时反馈电压 FB 过低，误差放大器输出会一直为高，处在完全不平衡状态。电感电流会在最大占空比下快速上升，可能几个周期就达到很大的值，电流的急剧变化可能产生强烈的电磁干扰，这是不希望出现的。误差放大器的输出被要求是一缓慢上升的信号。软启动技术应运而生，解决了这个问题。它的作用是使电感电流平稳上升达到所需负载电流，占空比逐渐减小，消除启动阶段电感产生的浪涌电流，同时控制充电过程，使输出电容平稳充电^[21]。

图 5.23 为软启动电路示意图，EN 信号开始为高， V_{SS} 为低。EN 关断时，软启动电路开始工作。NMOS 链 M1 到 M6 管的宽度很小，长度很长，充当大电阻作用，以限制给电容 C 充电的电流。这样可以通过控制电流尽可能减小电容的体积^[24]。电流源 I_0 为 MP1, MP2 提供偏置，使 V_A 电压与 V_{SS} 电压差值保持固定。采用电压源为电容充电，当 V_{SS} 接近 V_{REF} 时，充电电流变得很小，使得 V_{SS} 上升更为缓慢。

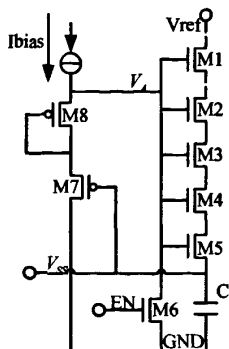


图 5.23 软启动电路示意图

图 5.24 是在基准电压为带隙电压时，EN 信号在 330us 使电路启动，在三种不同的模型参数下仿真曲线图。可以看到上升时间约为 380us。稳定后电压为基准电压。

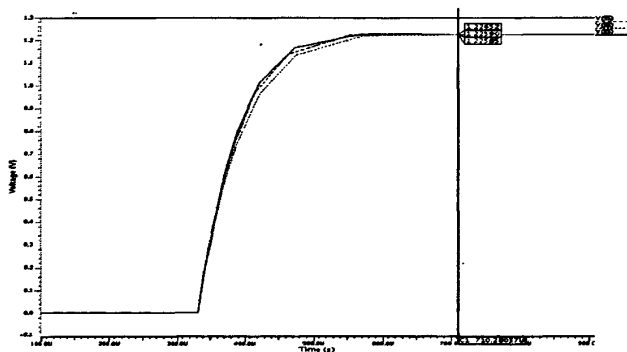


图 5.24 软启动电路仿真结果

5.9 电平位移电路

前文提到，文中的逻辑控制电路部分使用的是由 LDO 电路提供的二级电源 VDD，值为 2.5V。系统中部分模块工作在 2.5V 电平下，部分模块如带隙基准，欠压锁定由输入电源 VIN 供电，电平位移电路的提出就是为了使这两种电源电压下的数字信号可以互相转换。

图 5.25 是电平位移电路的电路结构图。以输入信号从 0V 到 3.6V 为例，将其转换到 0 到 2.5V，即图中 V_p 为 3.6V， V_+ 为 2.5V。输入信号 V_{IN} 为高时，M5 管开启将 M4 管栅极电位拉低，使 M4 管开启，M6 管关断， V_{OUT} 被上拉到 V_+ ，

即 3.6V 电压转换到 2.5V。

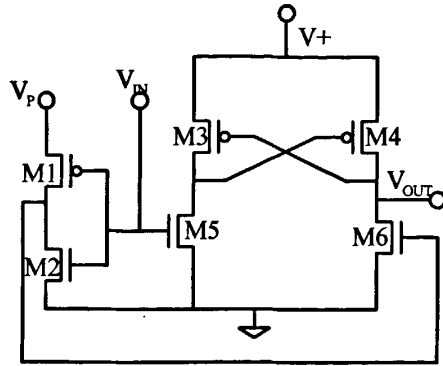


图 5.25 电平位移电路图

V_{IN} 为低时, M5 管关断, M6 开启, 将 V_{OUT} 下拉至零, 同时将 M3 管开启, 将 M4 的栅电压拉高使其关断, 阻止 M4 管的上拉作用。以上电路同样适用于将 0V 到 2.5V 的电平转换到 0V 到 3.6V, 只要将反相器的电源电压接 2.5V 即可。

5.10 驱动电路

由于 PWM 比较器输出的方波信号驱动能力很弱, 无法驱动栅电容很大的 DMOS 管, 需要增加一路驱动电路来提高驱动能力。同时驱动模块中还应该包含电平位移电路使其适合驱动功率 MOS 管, 死区时间隔离也要在驱动电路中实现 [25]。

驱动能力主要体现在从发出控制信号到功率 MOS 管完成开关转换所需的延迟时间, 驱动能力越强, 延迟时间越小。为了驱动大的功率管, 应增加直接驱动它的反相器的尺寸, 但这个尺寸往往很大, 大尺寸造成的很大的栅电容形成它的前级的很大负载, 一个合理的解决方案就是应用反相器链。下图为带电平位移和死区隔离的驱动电路。DR 信号为 PWM 比较器输出的方波信号, 分别经过两组电平位移电路和反相器链后, 输出开关管的驱动信号 GN 和整流管的驱动信号 DP。

其中电平位移模块 LS2 将 0V 到 2.5V 的驱动信号转换到输出电压 V_{OUT} 和前提提到的与 V_{OUT} 相差约 3V 的 V_{CLAMP} 电压之间。

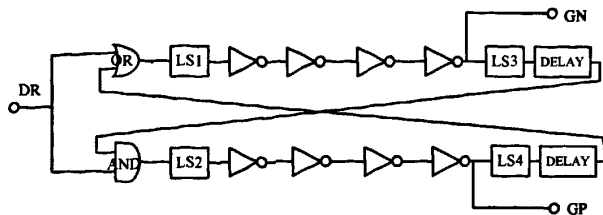


图 5.26 带电平转换和死区隔离的驱动电路

在反相器链中, 设 $\alpha^{n-1}C_0$ 是第 n 级反相器的输入电容, $\alpha^n C_0$ 是第 n 级的输出电容, 也是第 $n+1$ 级的输入电容。每一级的输出电容与输入电容之比为 α , 设每一级反相器当 $\alpha=1$ 时本身的延迟时间为 t_p , 则通过 n 个反相器的总延迟时间为 $t_d = n \times \alpha \times t_p$ 。令电路总的电容比值为 x , 即 $x = C_L / C_0 = \alpha^n$, 则总的延迟时间为:

$$t_d = \alpha \times t_p \times \frac{\ln x}{\ln \alpha} \quad (5-24)$$

对上式求导并令导数等于 0。

$$\frac{\partial t_d}{\partial \alpha} = t_p \times \frac{\ln x}{\ln \alpha} - \alpha \times t_p \times \frac{\ln x}{\alpha \ln^2 \alpha} = 0 \quad (5-25)$$

由上式可得, 当 $\alpha = e = 2.72$ 时, t_d 取最小值 $2.72 t_p \ln x$ 。设计缓冲器电路时需要注意使动态功耗最小, 它指的是由 CMOS 开关的瞬态电流和负载电容的充放电所造成功耗。当输入上升和下降时间小于等于输出上升和下降时间的时候, 动态功耗最小。而延迟对于比例因子的变化不是特别敏感, 因此可以用稍微大一点的比例因子来代替 α , 这样可以使用较少的缓冲级数实现输出级驱动电路, 并降低功耗。这里可取 $\alpha=3$, 使用 4 级反相器来实现驱动电路。

5.11 保护电路

5.11.1 欠压锁定电路:

电路上电启动时, 为了避免电源电压的波动对系统稳定性造成影响。需要一个欠压锁定电路, 目的是在输入电压低于某个阈值电压下, 器件关断隔离输入输出。设计思路: 通过电阻分压对输入电压进行采样, 比较采样电压和基准电压, 若采样电压低于基准电压, 输出高电平, 通过逻辑控制使芯片进入欠压锁定状态。采样电压高于基准电压时, 输出低电平, 使电路正常工作^[26]。

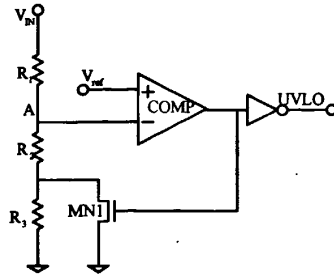


图 5.27 UVLO 电路原理图

设计原理图如上面所示： R_1 、 R_2 、 R_3 为分压电阻，采样电源电压 V_{IN} 后，与基准电压 V_{ref} 进行比较，输入电压正常时，A点电压高于 V_{ref} ，比较器输出为低，将MN1管关断，UVLO信号为高。电压开始下降，到满足临界条件：

$$\frac{R_2 + R_3}{R_1 + R_2 + R_3} V_{IN} = V_{ref} \quad (5-26)$$

A点电位下降到低于 V_{ref} ，使得比较器翻转，UVLO输出为低。同时开启MN1管将 R_3 短路。使A点电位更低。

V_{IN} 上升到满足临界值：

$$\frac{R_2}{R_1 + R_2} V_{IN} = V_{ref} \quad (5-27)$$

UVLO信号再次翻转。也就是说欠压锁定电路为输入电压设定了上升和下降的翻转阈值电压，一定的迟滞范围避免了临界值附近欠压锁定信号可能的反复翻转。

所以欠压锁定信号的翻转阈值电压：

$$UVLO_f = V_{ref} \frac{R_1 + R_2 + R_3}{R_2 + R_3} \quad (5-28)$$

$$UVLO_R = V_{ref} \frac{R_1 + R_2}{R_2} \quad (5-29)$$

文中设定的电压为下降2.5V，上升2.7V，下图为UVLO模块的仿真输出结果：

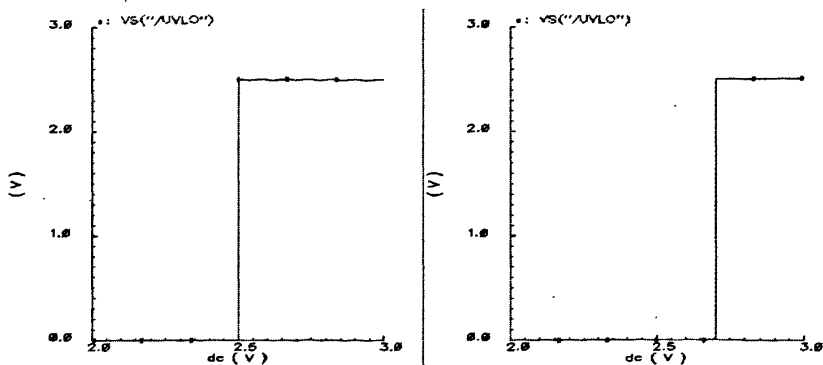


图 5.28 UVLO 仿真结果

5.11.2 过温保护电路

为了避免芯片过热对芯片产生永久性的损害，芯片内部需要设计过热保护电路。在带隙基准模块设计中提到过双极型晶体管的 V_{BE} 具有负温度特性，所以利用双极型晶体管的 V_{BE} 作为温度检测器件，监测温度的变化，到达一定阈值后输出高低电平，本文中规定温度到达 148°C 时，输出高电平，温度下降到 140°C 时，输出低电平使芯片正常工作。

如图 5.29 所示： Q_1 ， R_2 ， R_1 构成一个 PAPT 电流产生电路， V_{ref} 为基准电压。则电阻 R_1 上的电流为：

$$I_1 = \frac{V_{ref} - V_{BEQ1}}{R_1 + R_2} \quad (5-30)$$

电压：

$$V_A = \frac{R_2}{R_1 + R_2} (V_{ref} - V_{BEQ1}) \quad (5-31)$$

V_A 施加在 Q_2 基极。温度很高时，由于 V_{BEQ1} 的负温度系数， V_A 电压很高， Q_2 管的基极电流很大， Q_2 的驱动能力很强，大过了电流 I_2 和 I_3 的上拉作用，将 V_B 电位拉低，输出 OTP 信号为低。临界翻转条件为 Q_2 的集电极电流等于 I_3 和 I_2 电流之和，此时 M3 管关断，减小上拉电流，形成正反馈， V_B 电位更低。温度下降时， V_A 电压逐渐降低， Q_2 的驱动能力减弱，当 Q_2 的集电极电流减弱到等于 I_2 时， V_B

电位被拉高，OTP 信号翻转。同时 M3 管开启，加强对 V_B 电压的上拉作用。

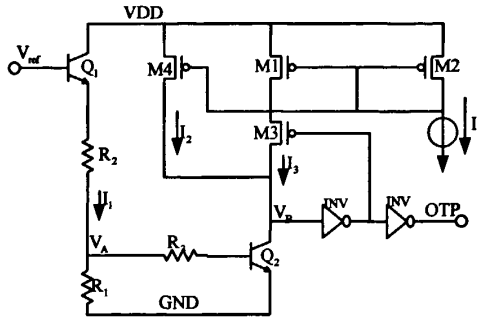


图 5.29 温度保护电路结构图

过温保护的特性曲线如图 5.30 所示。OTP 信号在 148°C 时输出为高电平，温度回落到 140°C 时，变成低电平。迟滞范围为 8°C 。防止热振荡引起的误触发。

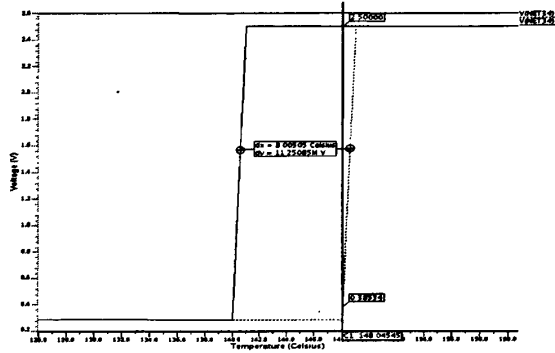


图 5.30 温度保护电路仿真曲线

5.12 电压型控制补偿网络设计

5.12.1 电压性补偿网络的原理

DC/DC 变换器系统可分成反馈和控制两个模块，其中控制部分由脉宽调制，功率变换级，及 LC 滤波器组成，另一方面，反馈部分包含电压采样网络和补偿误差放大器。现分别研究各个部分的传递函数再得出系统的传递函数^[27]。

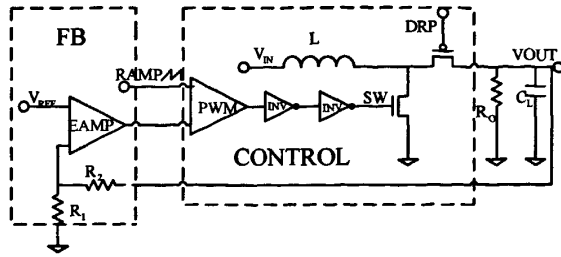


图 5.31 传递函数示意图

(1) PWM 比较器传递函数:

误差放大器输出，或称 EA_OUT ，是 PWM 比较器的一个输入。PWM 比较器的另一个输入是三角波电压，由振荡器产生。来自电源输出的反馈信号接到误差放大器的反相端，若电源输出低于参考电压，则误差放大器的转化输出增大，这样会使脉宽调制器增大输出占空比，使输出电压增大。反之亦然。

PWM 比较器的输出是占空比，输入是控制电压，因此，它的传递函数是

$$\frac{1}{V_{RAMP}}$$

，它不是无量纲的，单位为 $1/V$ 。

(2) Boost 拓扑的的传递函数

由 Boost 输入输出电压关系:

$$V_o = \frac{V_{IN}}{1-D} \quad (5-32)$$

$$\frac{dV_o}{dD} = \frac{V_{IN}}{(1-D)^2} \quad (5-33)$$

控制部分的传递函数是这两部分传递函数和等效 LC 滤波器的传递函数的乘积:

$$\frac{1}{V_{RAMP}} * \frac{V_{IN}}{(1-D)^2} * \frac{1/LC * (1-s(\bar{L}/R))}{s^2 + s(1/RC) + 1/LC} \quad (5-34)$$

其中， $\bar{L} = L/(1-D)^2$ ，这是在等效 LC 滤波器标准模型中的电感。也可以写成:

$$\frac{1}{V_{RAMP}} * \frac{V_{IN}}{(1-D)^2} * \frac{(1-\frac{s}{\omega_{RHP}})}{(\frac{s}{\omega_0})^2 + \frac{s}{\omega_0 Q} + 1} \quad (5-35)$$

其中 $\omega_0 = 1/\sqrt{LC}$ ， $\omega_0 Q = R/\bar{L}$ 。

从控制部分的传递函数的表达式可以看出，Boost 变换器的传递函数中有一

个双重极点，这个极点是控制电路部分的 LC 滤波器带来的，由于输出端不存在实际的 LC 滤波电路，拓扑中电感 L 和电容 C 之间存在着一个续流二极管，从而产生了一个右半平面零点。从传递函数的分子可以看出，这个零点会在环路的相角很低时导致系统很不稳定，一个合理的解决方案是增加它的频率，使其不能影响到整个环路。或等效的，使得穿越频率远小于这个零点频率，这样增益为零时与它没有关系。

通过令传递函数的分子为零来求得这个零点，即 $s*(L/R)=1$ ，因此 Boost 变换器的右半平面零点频率：

$$f_{RHP} = \frac{R*(1-D)^2}{2\pi L} \quad (5-36)$$

系统稳定判据：

- 1 确保开环增益在穿越频率出的斜率为-1；
- 2 增大带宽使系统快速响应，根据采样定律，穿越频率应小于开关频率的一半；
- 3 使穿越频率小于任意“有问题”的极点或者零点。

根据这个稳定判据，为系统设计补偿网络，将对系统稳定不利的零极点都对其进行补偿，或增大或减小其频率使其远离穿越频率。下面给出根据模型仿真得到的系统补偿前控制部分和反馈部分各自的增益和相位裕度以及系统的增益和相位裕度^[28]。

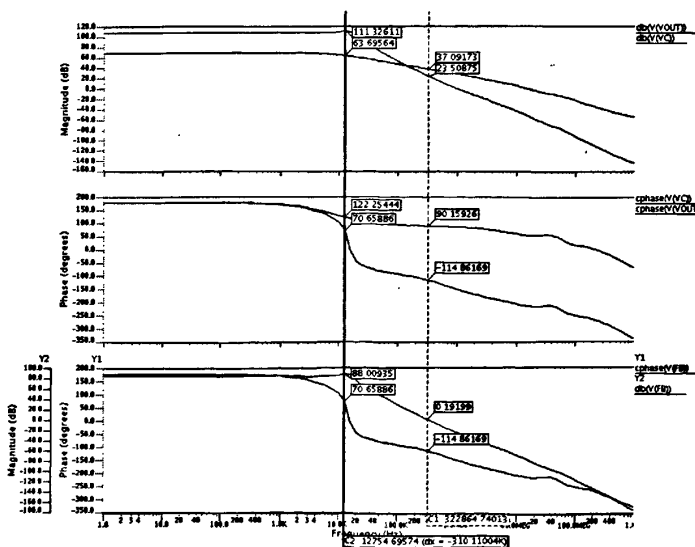


图 5.32 补偿前各部分及环路增益和相位裕度曲线

图 5.32 中最上方是反馈和控制两部分各自的增益，中间是反馈和控制的相位裕度，最下方是他们的和，即系统的增益和相位裕度。可以看出，控制部分由于 LC 环路的存在，存在着双重极点，增益在双重极点以后以-2 的斜率下降，也就是说增益斜率为-40dB/十倍频(也就是-12B/倍频)，理论上该点处相位变化为 180 度，图中不到 180 度是因为后面的零点已经起作用使得相位曲线往上抬。误差放大器的增益一直以-1 斜率即-20dB/十倍频下降，相位变化了 90 度。这样环路增益就会在双重极点后以-3 斜率下降。相位裕度变成负 114 度，已经不满足前文提到的环路稳定准则。

5.12.2 补偿网络的确定

本文中应用到的补偿网络分别包含了三个电容和三个电阻^[29]。它的结构如下图所示，传递函数中除了零极点 p_0 ，有两个极点 p_1 和 p_2 ，和两个零点 z_1 和 z_2 。

$$\frac{\omega_{p0}}{s} \times \frac{\left(\frac{s}{\omega_{z1}} + 1\right)\left(\frac{s}{\omega_{z2}} + 1\right)}{\left(\frac{s}{\omega_{p0}} + 1\right)\left(\frac{s}{\omega_{p1}} + 1\right)} \quad (5-37)$$

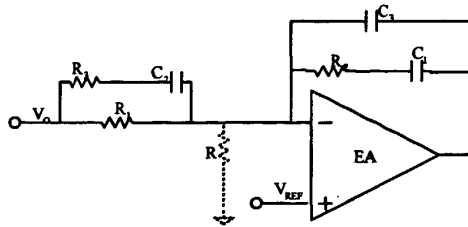


图 5.33 系统补偿网络示意图

由于一些元件在决定极零点时起双重作用，因此运算变的比较麻烦，可以简化假设为： $R_1 \gg R_3$ ， $C_1 \gg C_3$ 。这样极点和零点分别为：

$$f_{p0} \approx \frac{1}{2\pi R_1 C_1} \quad (5-38)$$

$$f_{cross} = f_{p0} \frac{V_{IN}}{V_{RAMP} (1-D)^2} \quad (5-39)$$

可以通过调节 R_1 和 C_1 来设置穿越频率；

$$f_{p1} = \frac{1}{2\pi R_3 C_2} \quad (5-40)$$

将 f_{p1} 设置在 ESR 零点处;

$$f_{p2} = \frac{1}{2\pi R_2 C_3} \quad (5-41)$$

将 f_{p2} 设置在穿越频率的约 10 倍处;

$$f_{z1} = \frac{1}{2\pi R_2 C_1} \quad (5-42)$$

$$f_{z2} = \frac{1}{2\pi R_1 C_2} \quad (5-43)$$

设置这两个零点在控制电路的双重极点处。

注意到零点对于电路有一种使相位和增益变“好”的趋势，故补偿网络设计的目的是将两个零点设置在双重极点处，使误差放大器的增益曲线在双重极点后以+1 斜率上扬，与 LC 控制电路的-2 斜率抵消，则环路增益曲线以-1 斜率穿过穿越频率。图 5.34 是补偿以后的波特图。前文中提过误差放大器的增益问题，因为在环路补偿中为了使系统稳定，要使系统增益尽快下降到零，使穿越频率远小于那些有问题的点。如果增益过高，以-1 斜率下降，则进入稳定状态比较慢。所以对误差放大器的增益要求 60dB 左右即可。

图 5.34 是加入补偿网络之后的系统增益和相位裕度曲线。从图中可以看到系统增益在双重极点后继续以-1 的斜率下降，因为在极点频率的十分之一处相位就开始变化，所以相位曲线下降到接近 0 度时才开始上升，在增益下降到 0dB 时，相位裕度约为 45 度。比补偿之前提高了 156 度。根据环路稳定的判定条件，可以使得环路稳定。由于以上仿真是在基于第二章中提出的 MISSCO 模型的基础上进行的，跟实际电路存在一定偏差，通过理论计算得到的补偿电容电阻的值有必要在进行微调。

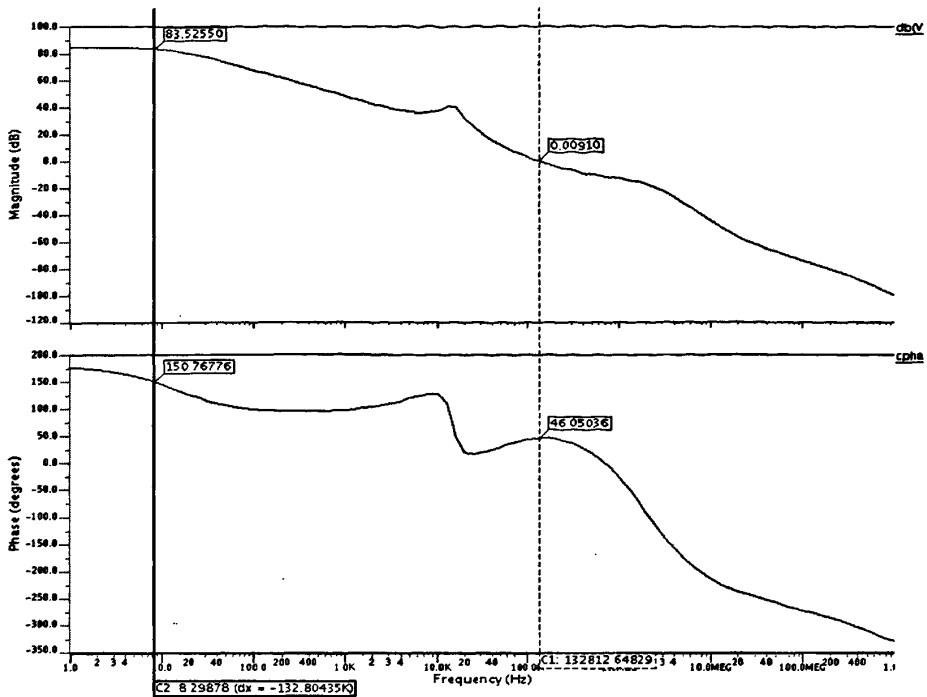


图 5.34 经过补偿的系统增益和相位裕度

5.13 变换器的总体仿真

系统仿真：图 5.35 为温度 27°C，工艺偏差典型情况下，输入电压为 3.6V，输出负载电流 100mA 时输出电压曲线，可以看到输出直流值稳定在 17.97V。偏差值为 3mV，偏差为 0.16%。

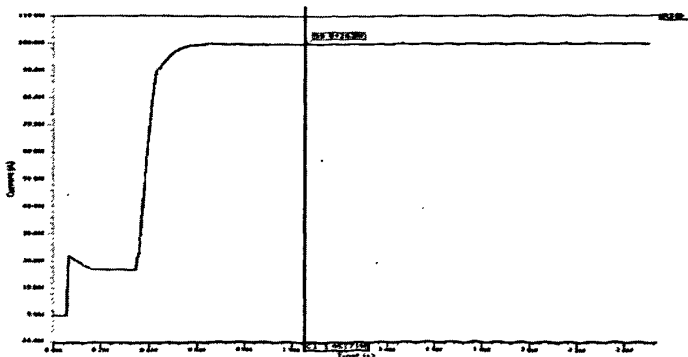


图 5.35 系统仿真波形图

图 5.36 是图 5.35 放大后得到的，可以看到输出电压纹波约为 26mV，小于系

统指标设定的 60mV，图 5.37 为在同样条件下输出电流曲线。

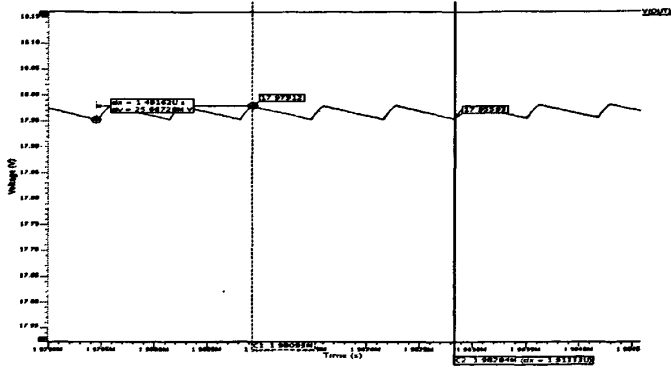


图 5.36 系统输出电压纹波

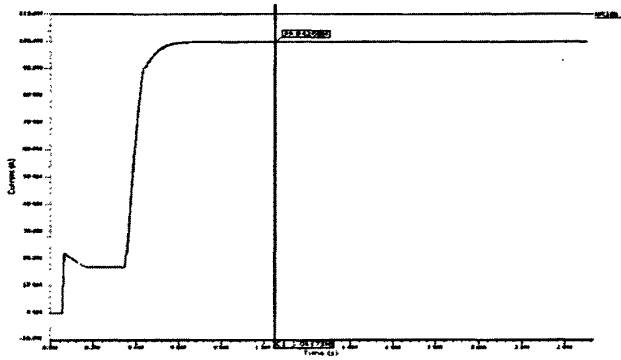


图 5.37 系统输出电流波形图

图 5.38 为电源电压从 3.6V 变化到 5V 再从 5V 下降到 3V 时电源调整率的仿真曲线。电源调整率为：

$$\text{Line regulation} = \frac{(17.971 - 17.912) \text{ V}}{(5 - 3.6) \text{ V}} = 0.23\% \text{ (\%/V)} \quad (5-44)$$

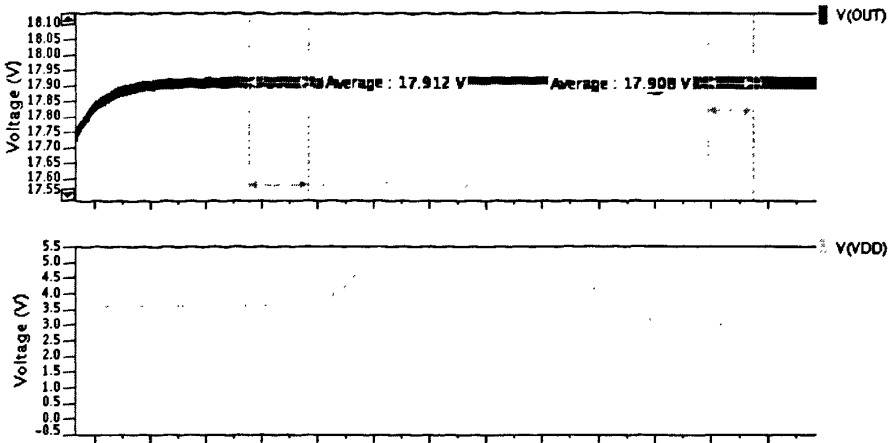


图 5.38 线性调整率仿真曲线

图 5.39 为负载电流从 100mA 向 200mA 跳变时输出电压的变化,可以看到输出电压在经过了 50us 左右的时间后稳定在了 17.95V 左右,变化了 20mV。电压纹波增大到了 70mV。负载调整率计算如下,达到了系统指标。

$$\text{load regulation} = \frac{\frac{20\text{mV}}{17.95\text{V}}}{(200-100)\text{mA}} = 1\% \text{ (%/A)} \quad (5-45)$$

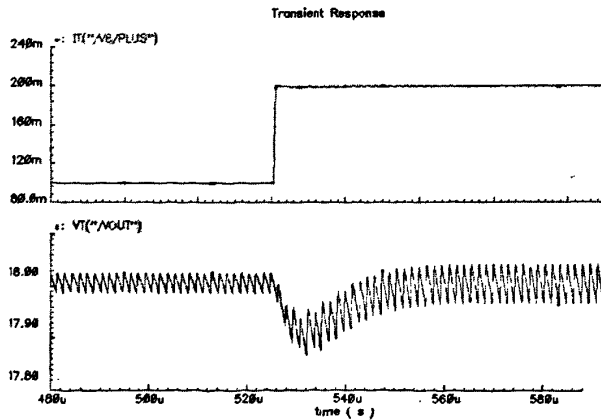


图 5.39 负载调整率仿真曲线

5.14 本章小结

本章首先从第四章提出的设计指标入手,为 Boost 变换器中的一些基本模块

提出了设计指标，设计了变换器中一些子电路如带隙基准，PWM 比较器，误差放大器，振荡器，钳位电路，驱动电路等。并用 Cadence 软件对它们的基本功能进行了验证和修改。证实其性能和参数达到设计要求。同时，通过第三章的 MISSCO 模型对 Boost 系统的补偿网络进行了设计并仿真。证实补偿网络的可以将系统的相位裕度从-114 度提高到 45 度。最后对整个变换器进行了系统仿真，仿真了在输入电压和负载电流变化的不同情况下变换器的输出电压波形，通过计算其线性调整率及负载调整率，证实其满足设计指标。

第六章 结论和展望

随着目前各种高效便携式电子产品发展趋于小型化,要求与之配套的电源供电系统体积更小、重量更轻和效率更高。在这样的前提下,设计开发高效率、小体积的 DC/DC 开关电源芯片,无论是从市场经济,还是科学研究角度上讲都是热门的研究方向^[30]。

本文设计了一款升压式 DC/DC 变换器,输入电源电压范围为 2.7V~5.5V,适用于一节锂离子电池或者三节镍镉电池供电,内建 1.5MHz 频率振荡器,采用了电压控制型 PWM 调制方式,可稳定输出 18V 输出电压,最大负载电流可达 200mA。采用同步整流技术提高系统效率。系统内部具有过温关断及欠压保护功能,提高了电路的可靠性。论文的主要工作包括以下几个方面:

系统设计方面,采用正向设计思路,根据系统指标和升压式变换器的基本原理,构造系统框架,根据指标要求和系统功耗要求,对电感、电容、功率管的选取做出计算并通过仿真进行微调;采用基于空间状态平均法的 MISSCO 建模方法对电压控制型升压式变换器进行建模,通过分析变换器的两种工作模式,建立合理模型,通过模型仿真,为系统引入零极点补偿网络,补偿掉多个使系统趋于不稳定的零极点,使系统的闭环相位裕度提高到 45 度,比补偿之前提高了 156 度,使变换器可以稳定工作。仿真结果显示该变换器可以在电源电压和负载电流在一定范围内变化时保持稳定。

为提高系统效率,采用同步整流技术,设计了带电平移和死区隔离的驱动电路模块,减少了系统的整流损耗,并采用输出级钳位的方式为整流管的驱动电路提供合理电平,保证电路正常工作。

设计了保护电路,如过温关断电路,148℃时产生过温关断,并具有 8℃的迟滞量,防止热振荡引起的误触发;欠压保护电路,保证电路工作时电源电压的波动不会对整个电路和系统造成损害,锁定的迟滞范围是 2.5V~2.7V。提高了系统的可靠性。

基于 BCD6S 工艺,用 Cadence 软件对系统进行仿真,分别测试变换器的稳态输出电压纹波、线性调整率等参数,仿真结果表明,该变换器的输出纹波电压

小于 60mV，线性调整率为 0.23% (%/V)，均符合设计指标的要求。

该系统中，虽然采取了很多方式提高系统的稳定性，也采用了同步整流技术提高系统效率，但采用单一的 PWM 调制方式，在轻载的情况下系统的效率有所降低，再进一步的设计可以采用 PWM/PFM 混合调制方式提高系统轻载时的效率，并就如何减小升压式 DC/DC 变换器的噪声问题及如何抗电磁干扰问题进行研究。

致谢

2007年8月，我进入西安电子科技大学微电子学院开始硕士阶段的学习，时光匆匆，一转眼我已经面临毕业。两年来，给我帮助最大的无疑是我的恩师——吴玉广教授，吴老师渊博的知识、开阔的眼界、严谨的科学态度和精益求精的治学学风等很多方面使我在科研上受益匪浅，并将对我以后的科研工作产生深远的影响。吴老师和蔼可亲、胸怀宽广和平易近人的个人魅力深深地感染着我，将使我终身受益。感谢吴老师在我科研工作中遇到困难的时候给予的指导，正是吴老师的信任和鼓励，才使我在课题的研究中不断的探索和进步。在此我要向吴老师致以最崇高的敬意和最诚挚的感谢，祝老师和师母身体健康，生活幸福！

感谢意法半导体研发（深圳）有限公司电源小组的葛卫国，张海波经理以及吴永俊等工程师在我实习期间对我的帮助，让我开拓了视野，学习到很多书本上没有的知识。

感谢我实验室的同学李君，梁琬，柏志彬，郑铁新，在与他们的交流中，开阔了我的视野，并进一步认识到团队合作的重要性，也感谢他们在我读研阶段给我带来的无尽的欢乐。

最后，感谢西安电子科技大学的培养，感谢曾经教育和帮助过我的所有老师，衷心感谢百忙之中抽出时间参加论文评阅和评议的各位专家学者，感谢他们为审阅本文所付出的辛勤劳动。

参考文献

- [1] Siyuan Zhou, Gabriel A. Rincon-Mora. A high efficiency, soft switching DC/DC converter with adaptive current-ripple control for portable applications. *IEEE Trans. on Circuits and Systems- II : Express Briefs*. Vol.53. No.4. 2006(4):319-323.
- [2] 曲学基,王增福,曲敬铠. 稳定电源电路设计手册[M]. 第三版. 北京:电子工业出版社. 2003:42-51.
- [3] 赵卉. 电流控制模式单片开关电源的设计[J]. 电子科技大学. 2005: 6-11.
- [4] 王创社,乐开端,谭玉山等. 开关电源两种控制模式分析与比较[J]. 电子电力技术. 1998(8):62-67.
- [5] Biranchinath Sahu, Garbriel A. Rincon-Mora. An Accurate, Low Voltage, CMOS Switching Power Supply with Adaptive On-Time Pulse-Frequency Modulation(PFM) Control. *IEEE Transactions on Circuits and Systems*. Feb. 2007:312-321.
- [6] 华伟. 通信开关电源的五种 PWM 反馈控制模式研究. *通信电源技术*. 2001,6(2): 8-16.
- [7] J. Sebastian, D. G. Lamar, M. Arias. The Voltage-Controlled Compensation Ramp: A New Waveshaping Technique for Power Factor Correctors. *IEEE Applied Power Electronics Conference and Exposition*. 2008:722-728.
- [8] Yim-Shu Lee, Computer-Aided Analysis and Design of Switch-Mode Power Supplies. Marcel Dekker, Inc. Hong Kong. 1993:55-91.
- [9] Wei-Chi Su, Ying-Yu Tzou, Load Current Adaptive Control of a Monolithic CMOS DC/DC Converter for Dynamic Power Management[C]. *IEEE Annual Power Electronics Specialists Conference*. pp.370-376.
- [10] Masayuki Yamadaya, Makoto Owa, Hirofumi Matsuo. Small-Size Boost Type DC/DC Converter with the Tiny Embedded Inductor[C]. *IEEE International Telecommunications Energy Conference*. 2008. pp.1028-1032.
- [11] 宋辉淇,林维明. 同步整流技术的特点与分析比较[A]. *开关电源技术*. 2006.
- [12] 程帅,邹雪城,陈卫洁等. 同步整流 DC/DC 升压芯片中驱动电路的设计[J]. *计算机与数字工程*. Vol.35.No.3. pp.164-166.
- [13] (美)毕查德·拉扎维著,陈贵灿,程军等译. *模拟 CMOS 电路设计*. 第一版. 西安交通大学出版社. 2003:321-327.

- [14] 余华. 内嵌 LDO 的电流型 PWM DC/DC 变换器研究. 华中科技大学, 博士学位论文. 2006(11):90-91.
- [15] Fei,Louis,Fan. CMOS Oscillator Design Considerations[J].Microwave Journal. Vol.50. No.4. 2007(4):136-142.
- [16] Sasidhar.N,Inti.R,Hanumolu.P.K. Low-Noise self-referenced CMOS Oscillator.[J] Electronics Letters.Vol.45. No.18. 2009.pp. 920-921.
- [17] Phillip E.Allen 著. 冯军 李智群译. CMOS 模拟集成电路设计. 第二版. 北京: 电子工业出版社.2005(3):371-375.
- [18] (美) Behzad Razavi 著,陈贵灿译. 模拟 CMOS 集成电路设计. 第二版,北京:电子工业出版社. 2005(3):312-315.
- [19] Paul R.Gray 等著, 张晓林等译. 模拟集成电路的分析与设计. 第四版. 北京: 高等教育出版社,2005(6):201-202.
- [20] D.B.Ribner,M.A.Copeland. Design techniques for cascaded CMOS op amps with improved PSRR and common-mode input range[J].IEEE Solid-State CIRcuits.Vol.19.No.12.Dec.1984.pp.919-925.
- [21] Wu.A.M,Sanders.S.R. An active clamp circuit for voltage regulation module applications.IEEE Transactions on Power Electronics. Vol.16. No.5. Sep. 2001. pp. 623-634.
- [22] Yao,Kaiwei.Tapped-inductor buck converters with a lossless clamp circuit[C].IEEE Applied Power Electronics Conference and Expositon.Vol.2. 2002:693-698.
- [23] Di.Piazza,A.Ragusa,G.Tine. A soft start technique to minimize EMI implications in dual voltage vehicle electrical system[J]. IEEE Industrial Electronics Society.Vol.2. Nov.2002. pp.1229-1234.
- [24] Xianglin Zhu,Zhiling Liao,Mengxiong Yang.Two soft start methods for bi-derectional DC/DC converter in stand-alone PV system[C]. IEEE International Conloquium on Computing,Communication,Control and Mangement.Vol.4. Aug. 2009. pp. 307-310.
- [25] Lou.J.H.1.5-V full-swing bootstrapped CMOS large capacitive-load driver circuit suitable for low-voltage CMOS VLSI[J]. IEEE Journal of Solid-State Circuit.Vol.32.No.1. Jan.1997.pp.119-121.
- [26] 周庆生,吴晓波. 一种新型欠压锁定电路的设计[J]. 微电子学与计算机. Vol.23.No.11.2006.
- [27] Anjaya Maniktala 著,王志强等译. Switching Power Supplies A to Z. 第一版.

北京:人民邮电出版社.2008(10).pp.170-217.

[28] L. Wei-Jen,C. Chi-Lin,H. Yu-Chiao,C. Ke-Horng. High-efficiency slope compensator (HSC) with input-independent load condition identification in current mode DC/DC buck converters[J].IEEE Energy Conversion Congress and Exposition.Sep. 2009. pp. 2897 – 2900.

[29] Xiaohua Fan,C.Mishra,E. S. Sinencio. Single Miller capacitor frequency compensation technique for low-power multistage amplifiers[J]. IEEE Solid-State Circuits.Vol.40.No.3.Mar. 2005. pp.584-592.

[30] 林雯.浅谈开关电源的技术发展趋势.通信电源技术.Vol.25.No.6.Nov.2008.

升压式DC/DC变换器的研究与设计

作者：[成楠](#)

学位授予单位：[西安电子科技大学](#)

本文链接：http://d.g.wanfangdata.com.cn/Thesis_Y1669128.aspx

授权使用：贵州大学(guizdx)，授权号：e9c45dc2-60c7-4d4b-9e7c-9de2015d1bc0

下载时间：2010年8月30日