



中华人民共和国国家标准

GB/T 11498—2018/IEC 60748-21:1997
代替 GB/T 11498—1989

半导体器件 集成电路 第 21 部分： 膜集成电路和混合膜集成 电路分规范（采用鉴定批准程序）

Semiconductor devices—Integrated circuits—Part 21:
Sectional specification for film integrated circuits and hybrid film
integrated circuits on the basis of the qualification approval procedures

(IEC 60748-21:1997, IDT)

2018-12-28 发布

2019-07-01 实施

国家市场监督管理总局 发布
中国国家标准化管理委员会

前 言

《半导体器件 集成电路》已经或计划发布以下部分：

- GB/T 16464—1996 半导体器件 集成电路 第1部分：总则(idt IEC 60748-1:1984)
- GB/T 17574—1998 半导体器件 集成电路 第2部分：数字集成电路(idt IEC 60748-2:1985)
- GB/T 17940—2000 半导体器件 集成电路 第3部分：模拟集成电路(idt IEC 60748-3:1986)
- GB/T 18500.1—2001 半导体器件 集成电路 第4部分：接口集成电路 第一篇：线性数字/模拟转换器(DAC)空白详细规范(idt IEC 60748-4-1:1993)
- GB/T 18500.2—2001 半导体器件 集成电路 第4部分：接口集成电路 第二篇：线性模拟/数字转换器(ADC)空白详细规范(idt IEC 60748-4-2:1993)
- GB/T 20515—2006 半导体器件 集成电路 第5部分：半定制集成电路(idt IEC 60748-5)
- GB/T 12750—2006 半导体器件 集成电路 第11部分：半导体集成电路分规范(不包括混合电路)(idt IEC 60748-11:1990)
- GB/T 8976—1996 膜集成电路和混合膜集成电路总规范(idt IEC 60748-20:1988)
- GB/T 11498—2018 半导体器件 集成电路 第21部分：膜集成电路和混合膜集成电路分规范(采用鉴定批准程序)(IEC 60748-21:1997, IDT)
- GB/T 13062—2018 半导体器件 集成电路 第21-1部分：膜集成电路和混合膜集成电路空白详细规范(采用鉴定批准程序)(IEC 60748-21-1:1997, IDT)
- GB/T 16465—1996 膜集成电路和混合膜集成电路分规范(采用能力批准程序)(idt IEC 60748-22)
- GB/T 16466—1996 膜集成电路和混合膜集成电路空白详细规范(采用能力批准程序)(idt IEC 60748-22-1)

本部分为《半导体器件 集成电路》的第21部分。

本部分按照 GB/T 1.1—2009 给出的规则起草。

本部分代替 GB/T 11498—1989《膜集成电路和混合膜集成电路分规范(采用鉴定批准程序)》，与 GB/T 11498—1989 相比主要技术变化如下：

——试验程序由一个鉴定程序扩展为程序 A 和程序 B 两个鉴定程序。

本部分使用翻译法等同采用 IEC 60748-21:1997《半导体器件 集成电路 第21部分：膜集成电路和混合膜集成电路分规范(采用鉴定批准程序)》。

本部分做了下列编辑性修改：

- IEC 原文为“以逐批和周期试验为基础的鉴定批准程序见表 2 和表 3 或表 6 和表 7”有误，现改为“以逐批和周期试验为基础的质量一致性检验程序见表 2 和表 3 或表 6 和表 7”(见 3.2)；
- IEC 原文为“评定水平应从表 2 或表 6 和表 3 或表 2 中选取”有误，改为“评定水平应从表 2 或表 6 和表 3 或表 7 中选取”(见 3.3)；
- 表 3b 的 C2、C3、C4、D1 分组试验后，增加脚注，建议试验后进行终点电测试(见表 3b)。
- 表 5 中 1.2 分组可焊性试验原文为“ND”即非破坏性，有误该项试验性质为破坏性，因此改为“D”(见表 5)。

请注意本文件的某些内容可能涉及专利，本文件的发布机构不承担识别这些专利的责任。

GB/T 11498—2018/IEC 60748-21:1997

本部分由中华人民共和国工业和信息化部提出。

本部分由全国半导体器件标准化技术委员会(SAC/TC 78)归口。

本部分起草单位:中国电子科技集团公司第四十三研究所、中国电子技术标准化研究院。

本部分主要起草人:冯玲玲、陈裕焜、雷剑、王琪、王婷婷、管松林。

本部分所代替标准的历次版本发布情况为:

——GB/T 11498—1989。

半导体器件 集成电路 第 21 部分： 膜集成电路和混合膜集成 电路分规范(采用鉴定批准程序)

1 范围和目的

《半导体器件 集成电路》的本部分适用于作为目录内电路或定制电路而制造的、其质量是以鉴定批准为基础评定的膜集成电路和混合膜集成电路。

本部分的目的是为额定值和特性提供优先值,从总规范中选择合适的试验和测量方法,并且给出根据本部分制定的膜集成电路和混合膜集成电路详细规范使用的通用性能要求。

优先值的概念直接应用于目录内电路,但是不必应用于定制电路。

参照本部分制定的详细规范所规定的试验严酷等级和要求可等于或高于分规范的性能水平,不允许有更低的性能水平。

同本部分相联系的有一个或多个空白详细规范,每个空白详细规范均给以编号。按照 2.3 规定填写空白详细规范,即构成一个详细规范。按 IECQ 体系的规定,该类详细规范可用于膜集成电路和混合膜集成电路鉴定批准的授与和质量一致性检验。

注:对于试验程序有两个选择:程序 A 和程序 B。但是不允许在程序 A 和程序 B 之间进行个别试验项目的调换。

通常,程序 A 更适用于基于无源元件的膜集成电路,程序 B 更适用于基于半导体集成电路技术的膜集成电路。

2 总则、优先特性、额定值和环境试验严酷等级

2.1 规范性引用文件

下列文件对于本文件的应用是必不可少的。凡是注日期的引用文件,仅注日期的版本适用于本文件。凡是不注日期的引用文件,其最新版本(包括所有的修改单)适用于本文件。

GB/T 2471—1995 电阻器和电容器优先数系(idt IEC 60063:1963)

GB/T 8976—1996 膜集成电路和混合膜集成电路总规范(idt IEC 60748-20:1988)

IEC 60748-20-1:1994 半导体器件 集成电路 第 20-1 部分:膜集成电路和混合膜集成电路总规范 第 1 部分:内部目检要求(Semiconductor devices—Integrated circuits—Part 20: Generic specification for film integrated circuits and hybrid film integrated circuits—Section 1: Requirements for internal visual examination)

2.2 优先额定值和特性

电压和电流应选用 GB/T 17573—1998 中给出的优先值;电阻器和电容器应选用 GB/T 2471—1995 中给出的优先值;定制电路可以自行选择额定值和公差。

2.3 详细规范应规定的内容

详细规范根据有关空白详细规范制订。

详细规范规定的严酷等级应不低于总规范或分规范规定的严酷等级。若包括更严格要求时,应列入详细规范,并在试验表中指出,如用“*”表示。