



中华人民共和国国家标准

GB/T 42838—2023

半导体集成电路 霍尔电路测试方法

Semiconductor integrated circuits—
Measuring method of Holzer circuit

2023-08-06 发布

2023-12-01 实施

国家市场监督管理总局
国家标准化管理委员会 发布

前 言

本文件按照 GB/T 1.1—2020《标准化工作导则 第 1 部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由中华人民共和国工业和信息化部提出。

本文件由全国半导体器件标准化技术委员会(SAC/TC 78)归口。

本文件起草单位：中国电子技术标准化研究院、南京中旭电子科技有限公司、合肥美菱物联科技有限公司、北京微电子技术研究所、东莞市国梦电机有限公司。

本文件主要起草人：尹航、刘芳、何万海、唐食明、张帆、刘德广。

半导体集成电路 霍尔电路测试方法

1 范围

本文件规定了半导体集成电路霍尔电路(以下称为器件)电特性测试方法。

本文件适用于半导体集成电路霍尔电路电特性的测试。

2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中,注日期的引用文件,仅该日期对应的版本适用于本文件;不注日期的引用文件,其最新版本(包括所有的修改单)适用于本文件。

GB/T 17574—1998 半导体器件 集成电路 第2部分:数字集成电路

3 术语和定义

下列术语和定义适用于本文件。

3.1

工作点磁感应强度 **magnetic operate point**

B_{op}

在工作点上垂直穿过单位面积的磁力线的数量。

3.2

释放点磁感应强度 **magnetic release point**

B_{RP}

在释放点上垂直穿过单位面积的磁力线的数量。

3.3

回差 **return difference**

B_H

在仪表全部测量范围内,被测量值上行和下行所得到的两条特性曲线之间的最大偏差。

3.4

输出上升时间 **output rise time**

t_r

电路输出由低电平变为高电平所需的时间。

3.5

输出下降时间 **output fall time**

t_f

电路输出由高电平变为低电平所需的时间。